

**FIG. 1**  
(Continued)

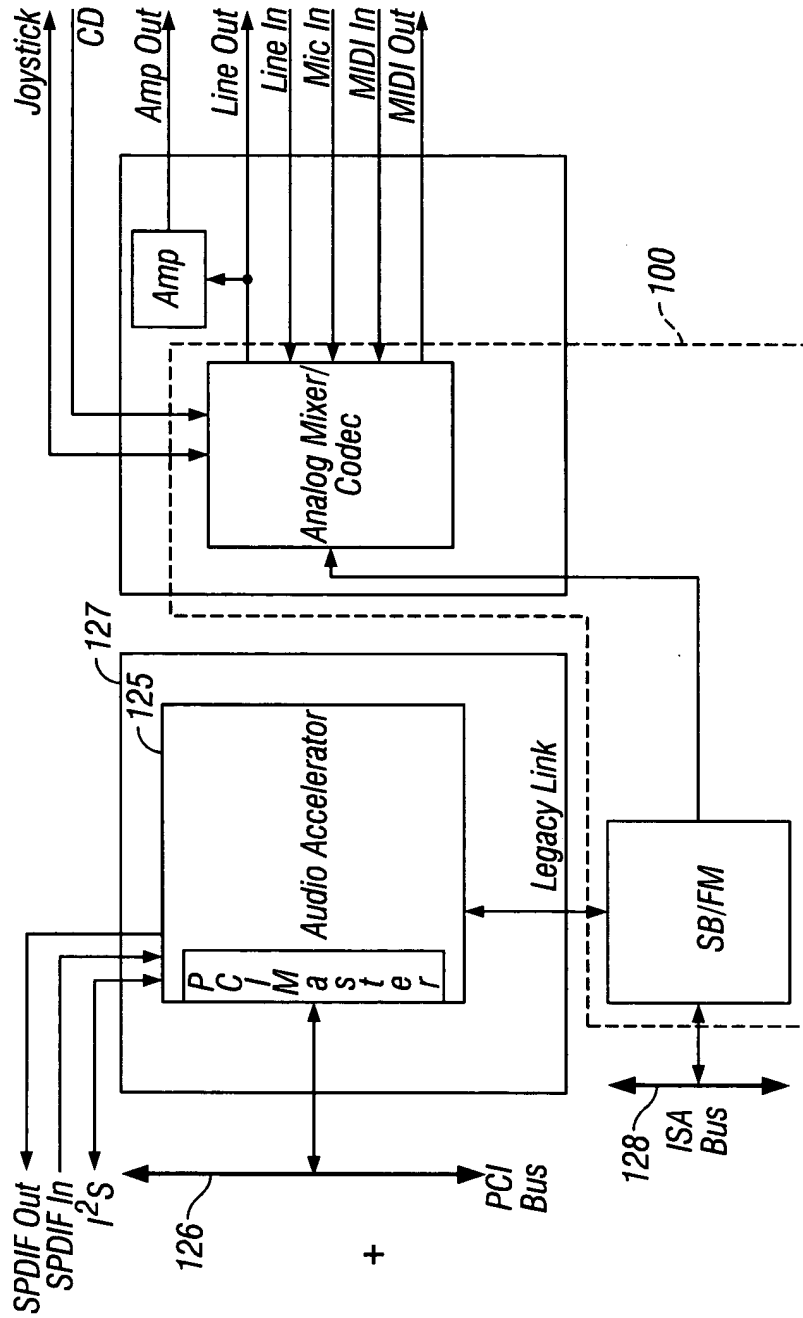
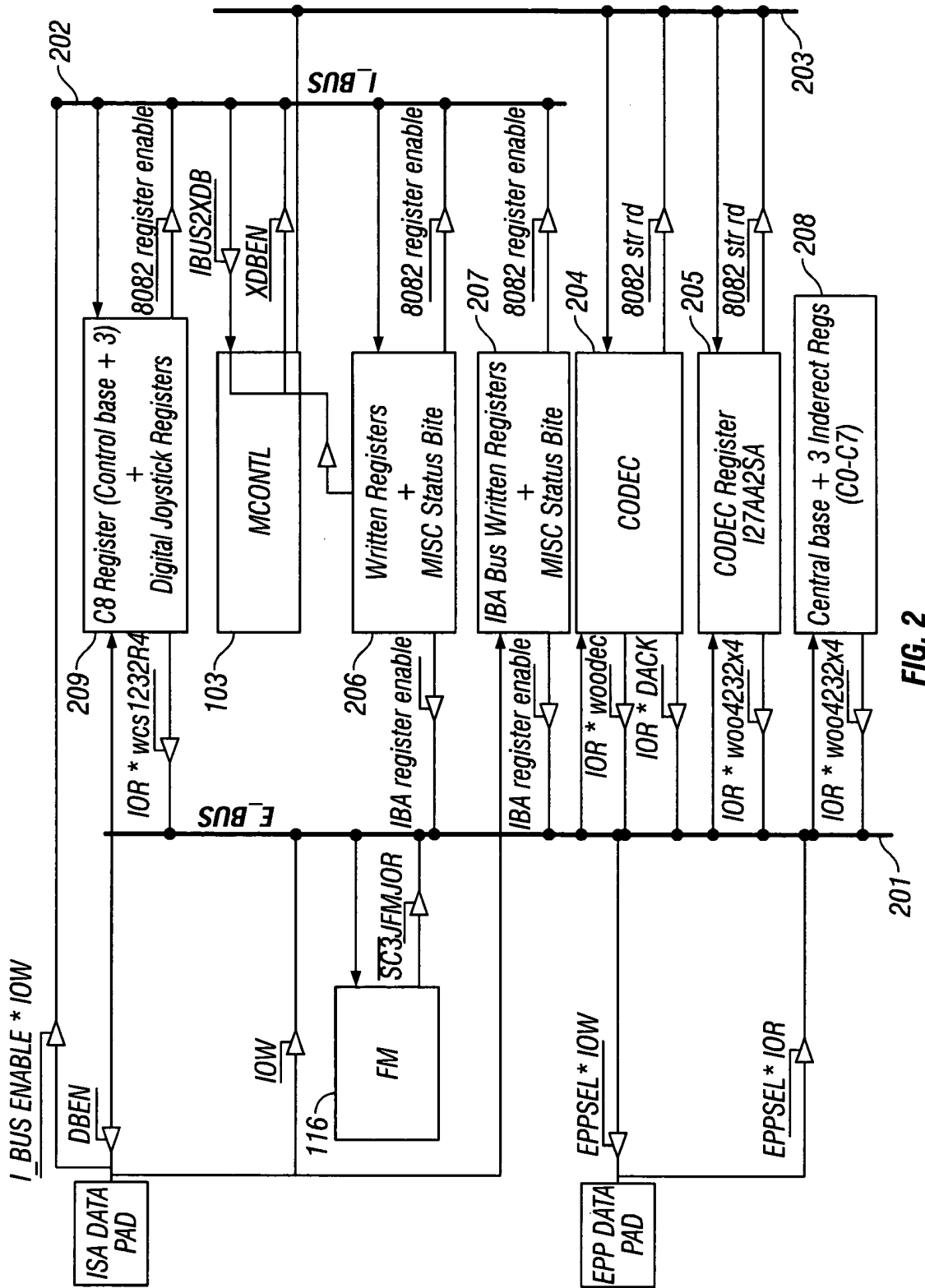


FIG. 1B



5/102

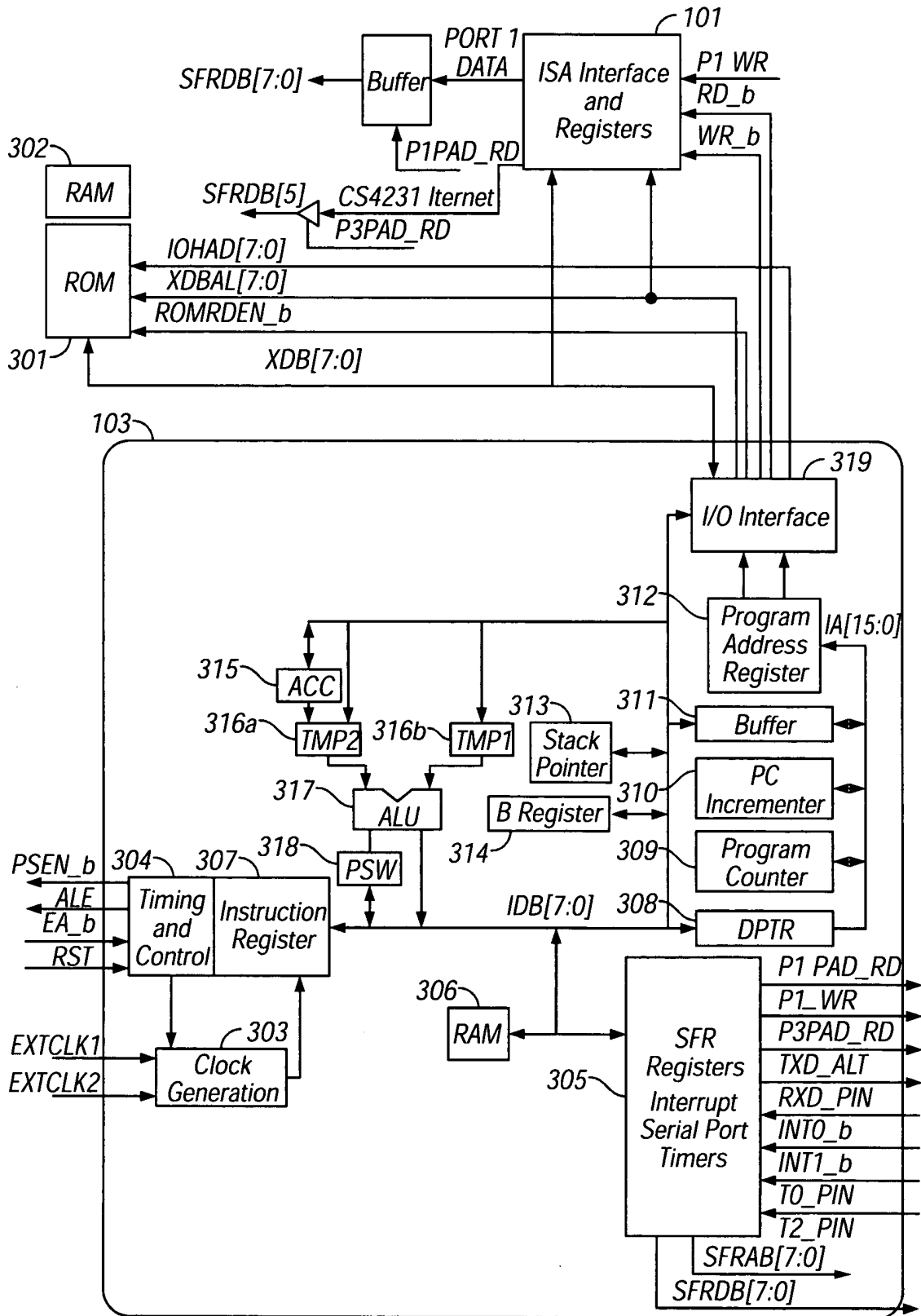


FIG. 3

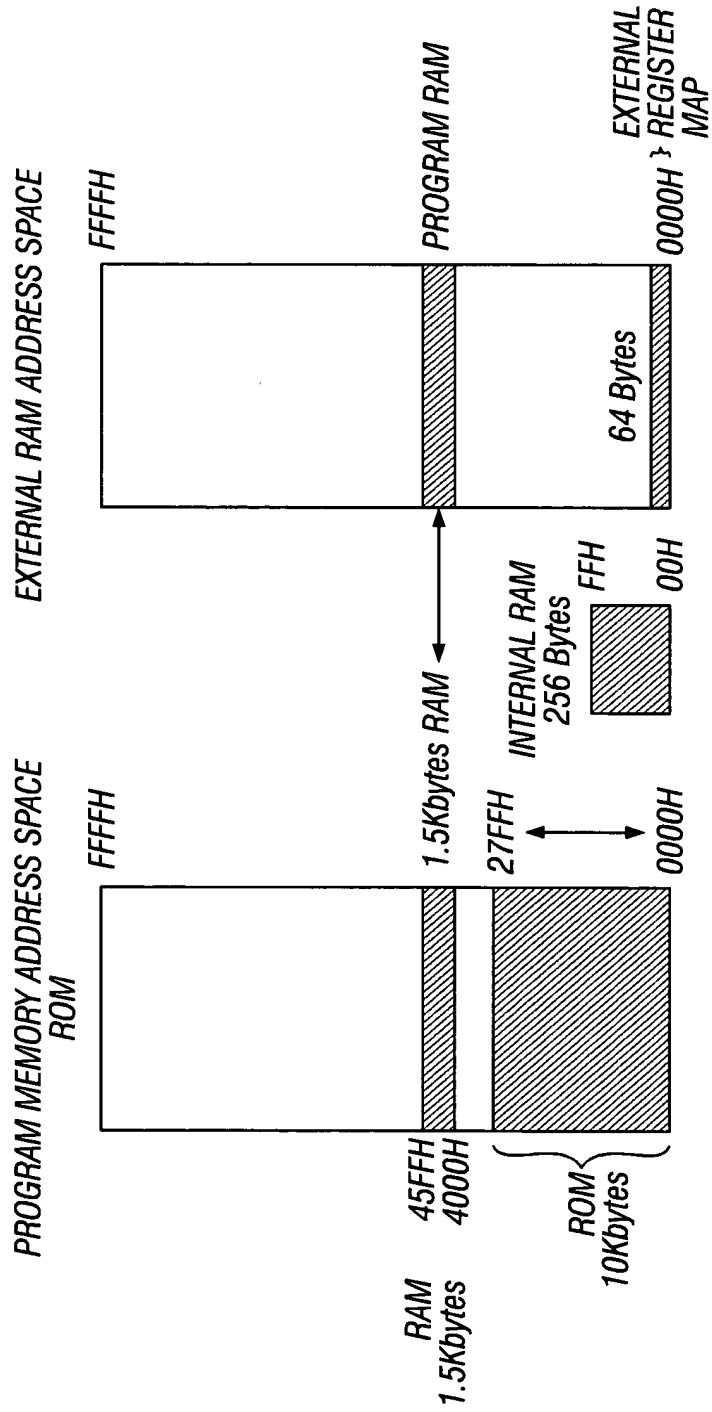
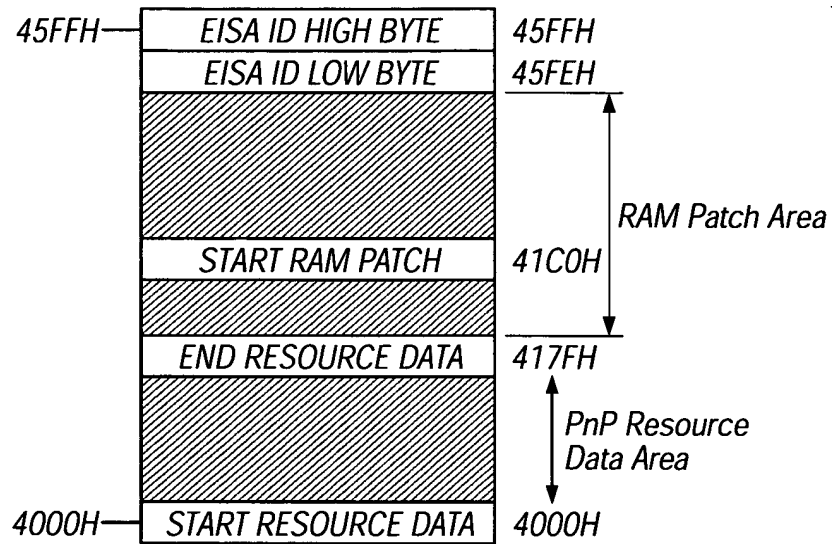


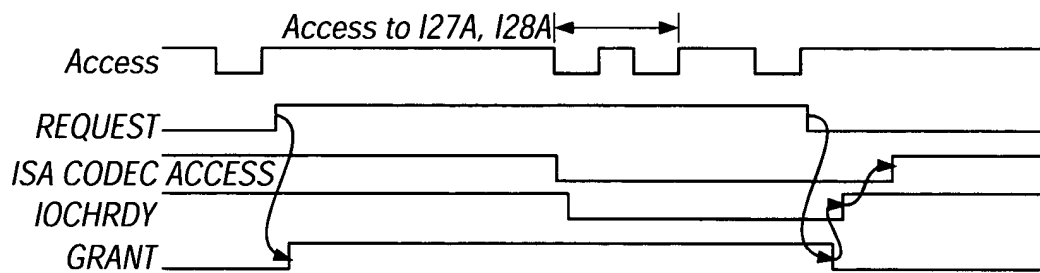
FIG. 4



**FIG. 5**

D7	D6	D5	D4	D3	D2	D1	D0
SBD	LD1	LD0	A2	A1	A0	R/W	SWB

**FIG. 6**



**FIG. 7**

P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
res	res	Codec INT	GRANT	REQUEST	MUTE	DOWN	UP

**FIG. 8**



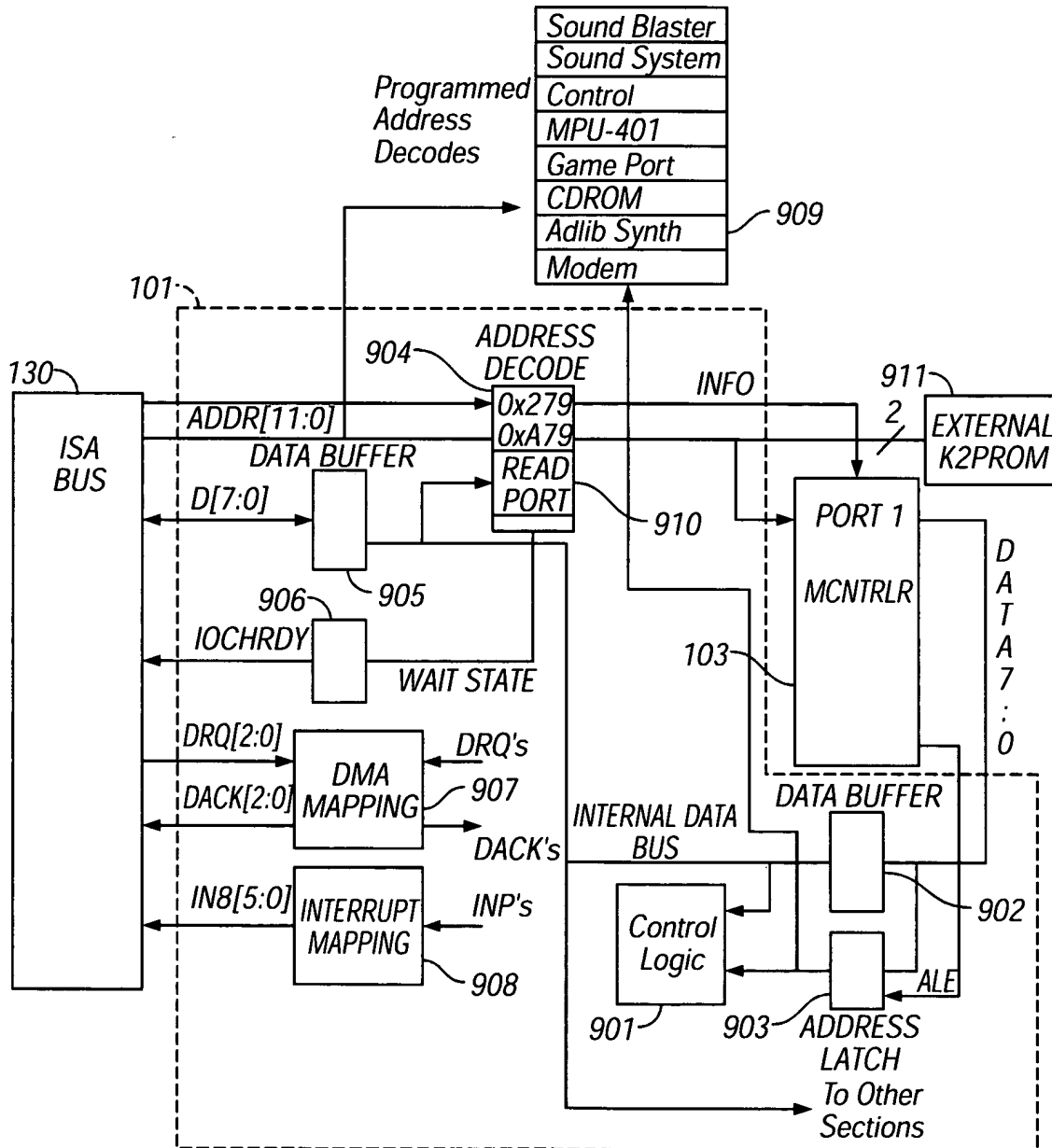


FIG. 9

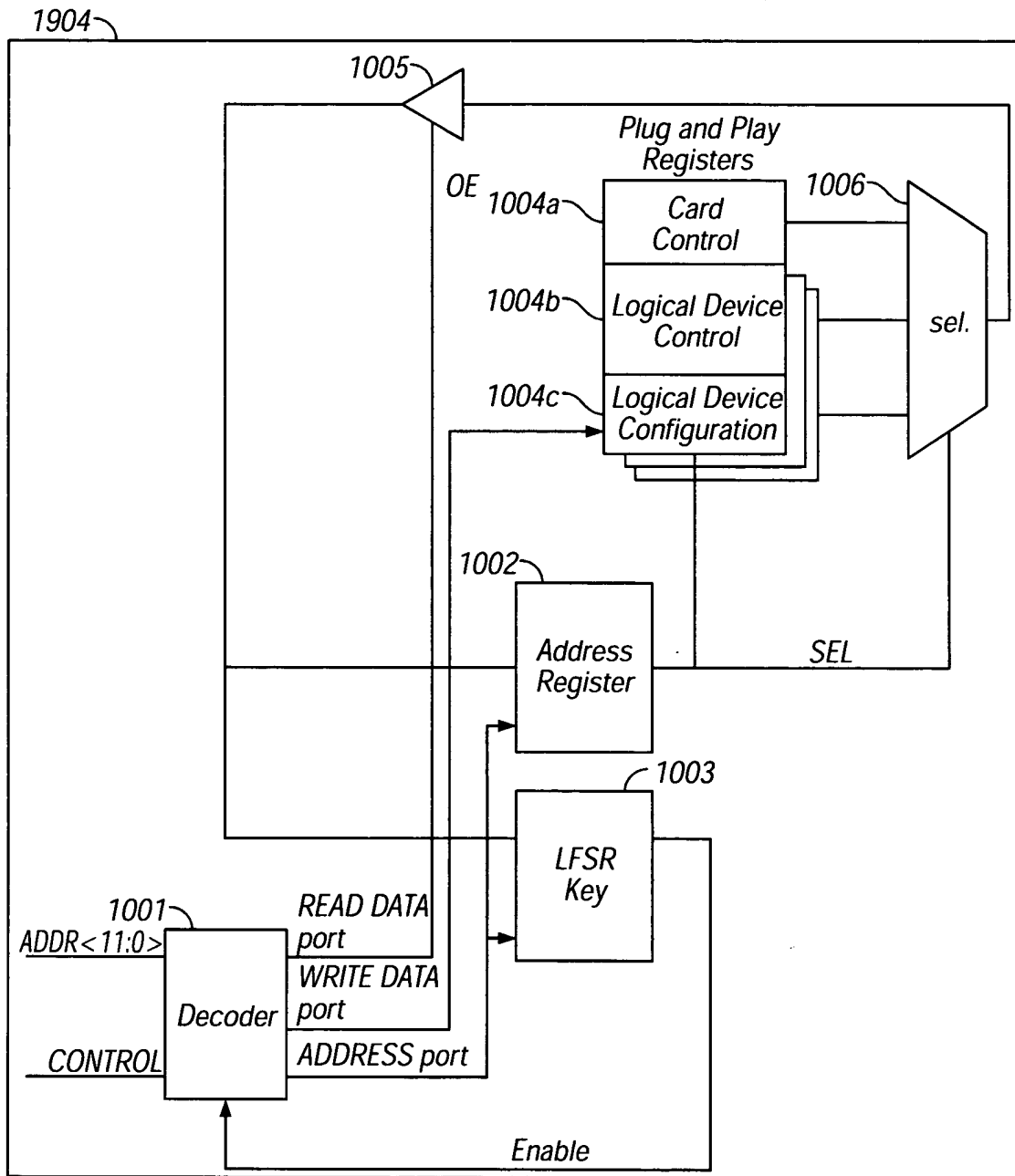


FIG. 10A

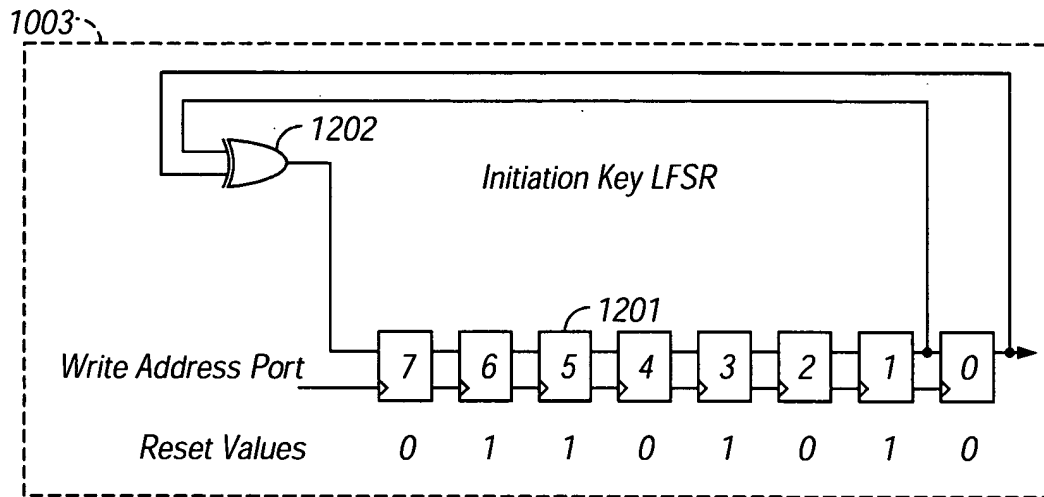


FIG. 10B

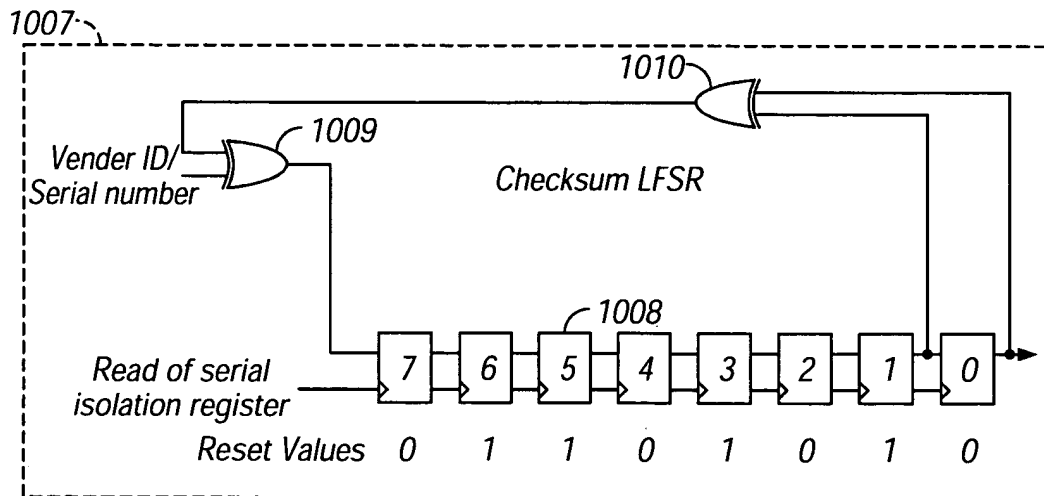


FIG. 10C

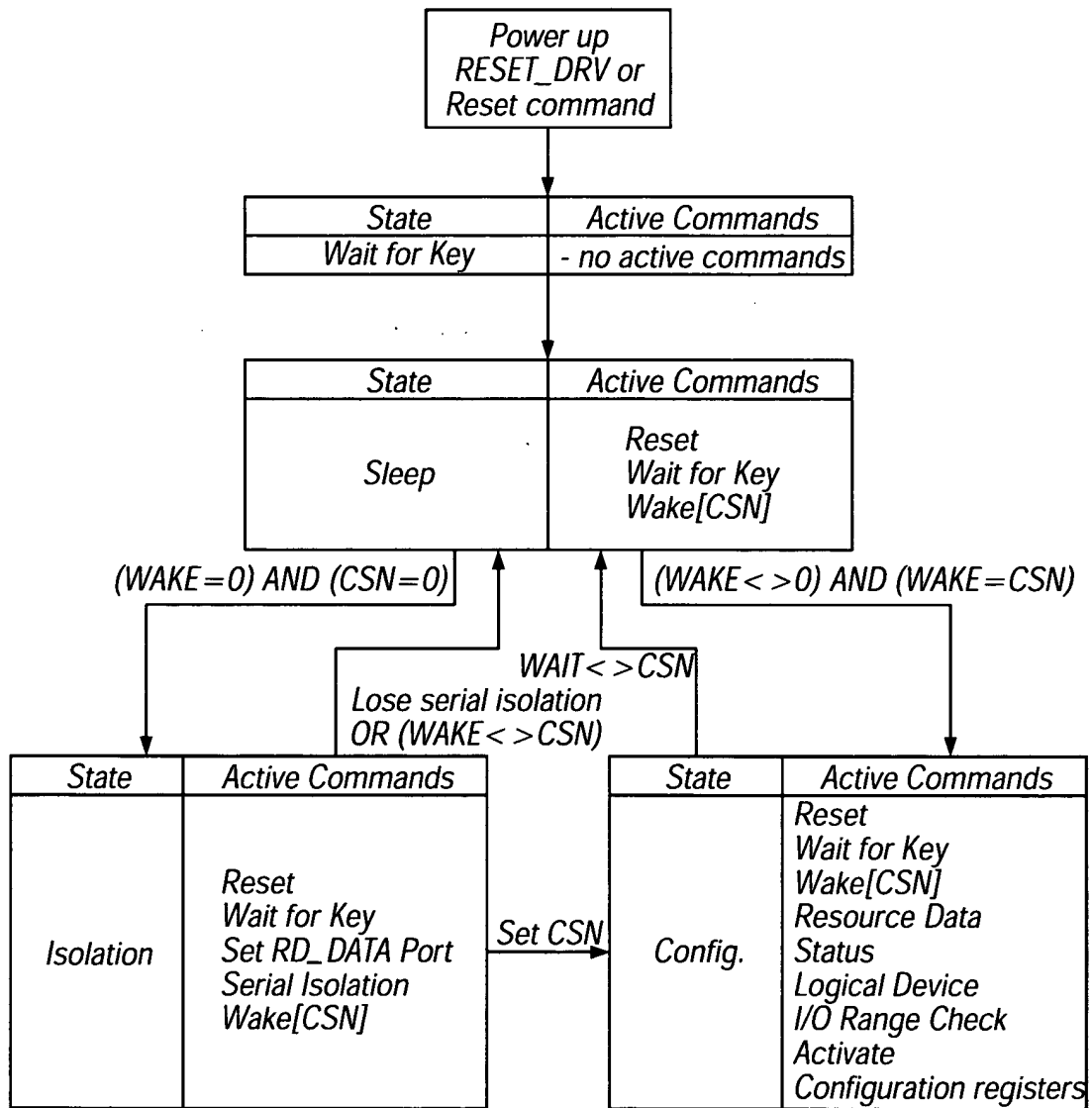


FIG. 11

**13/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SD7</i>	<i>SD6</i>	<i>SD5</i>	<i>SD4</i>	<i>SD3</i>	<i>SD2</i>	<i>SD1</i>	<i>SD0</i>

**FIG. 12A**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SD7</i>	<i>SD6</i>	<i>SD5</i>	<i>SD4</i>	<i>SD3</i>	<i>SD2</i>	<i>SD1</i>	<i>SD0</i>

**FIG. 12B**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SD7</i>	<i>SD6</i>	<i>SD5</i>	<i>SD4</i>	<i>SD3</i>	<i>SD2</i>	<i>SD1</i>	<i>SD0</i>

**FIG. 12C**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	<i>PS1</i>	<i>PS0</i>

**FIG. 12D**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>X</i>	<i>X</i>	<i>X</i>	<i>X</i>	<i>EA2</i>	<i>EEP</i>	<i>ILS</i>	<i>SID/SBB</i>

**FIG. 12E**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SSB7</i>	<i>SSB6</i>	<i>SSB5</i>	<i>SSB4</i>	<i>SSB3</i>	<i>SSB2</i>	—	—

**FIG. 12F**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	<i>SSB11</i>	<i>SSB10</i>	<i>SSB9</i>	<i>SSB8</i>

**FIG. 12G**

**14/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>CB7</i>	<i>CB6</i>	<i>CB5</i>	<i>CB4</i>	<i>CB3</i>	—	—	—

**FIG. 12H**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	<i>CB11</i>	<i>CB10</i>	<i>CB9</i>	<i>CB8</i>

**FIG. 12I**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SBB7</i>	<i>SBB6</i>	<i>SBB5</i>	<i>SBB4</i>	—	—	—	—

**FIG. 12J**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	<i>SBB9</i>	<i>SBB8</i>

**FIG. 12K**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SB7</i>	<i>SB6</i>	<i>SB5</i>	<i>SB4</i>	<i>SB3</i>	<i>SB2</i>	—	—

**FIG. 12L**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	<i>SB9</i>	<i>SB8</i>

**FIG. 12M**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>MB7</i>	<i>MB6</i>	<i>MB5</i>	<i>MB4</i>	<i>MB3</i>	<i>MB2</i>	<i>MB1</i>	—

**FIG. 12N**

# 15/102

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	—	MB9	MB8

**FIG. 120**

D7	D6	D5	D4	D3	D2	D1	D0
GPB7	GPB6	GPB5	GPB4	GPB3	GPB2	—	—

**FIG. 12P**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	—	GPB9	GPB8

**FIG. 12Q**

D7	D6	D5	D4	D3	D2	D1	D0
CDB7	CDB6	CDB5	CDB4	CDB3	CDB2	—	—

**FIG. 12R**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	—	CDB9	CDB8

**FIG. 12S**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	SI2	SI1	SI0

**FIG. 12T**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	SBI2	SBI1	SBI-

**FIG. 12U**

**16/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	<i>SSI2</i>	<i>SSI1</i>	<i>SSI0</i>

**FIG. 12V**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	<i>MPI2</i>	<i>MPI1</i>	<i>MPI0</i>

**FIG. 12W**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	<i>CDI2</i>	<i>CDI1</i>	<i>CDI0</i>

**FIG. 12X**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	<i>CI2</i>	<i>CI1</i>	<i>CI0</i>

**FIG. 12Y**

<i>P1-7</i>	<i>P1-6</i>	<i>P1-5</i>	<i>P1-4</i>	<i>P1-3</i>	<i>P1-2</i>	<i>P1-1</i>	<i>P1-0</i>
<i>X</i>	<i>X</i>	<i>X</i>	<i>X</i>	<i>KEY/RD</i> <i>R</i>	<i>DRD</i>	<i>DWR</i>	<i>AWR</i>

**FIG. 13**



**17/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	<i>SBD2</i>	<i>SBD1</i>	<i>SBD0</i>

**FIG. 14A**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SSPD7</i>	<i>SSPD6</i>	<i>SSPD5</i>	<i>SSPD4</i>	<i>SSPD3</i>	<i>SSPD2</i>	<i>SSPD1</i>	<i>SSPD0</i>

**FIG. 14B**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SSCD7</i>	<i>SSCD6</i>	<i>SSCD5</i>	<i>SSCD4</i>	<i>SSCD3</i>	<i>SSCD2</i>	<i>SSCD1</i>	<i>SSCD0</i>

**FIG. 14C**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>CDD7</i>	<i>CDD6</i>	<i>CDD5</i>	<i>CDD4</i>	<i>CDD3</i>	<i>CDD2</i>	<i>CDD1</i>	<i>CDD0</i>

**FIG. 14D**

**18/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>ACB7</i>	<i>ACB6</i>	<i>ACB5</i>	<i>ACB4</i>	<i>ACB3</i>	<i>ACB2</i>	<i>ACB1</i>	<i>ACB0</i>

**FIG. 15A**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	<i>ACB9</i>	<i>ACB8</i>

**FIG. 15B**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PDA7</i>	<i>PDA6</i>	<i>PDA5</i>	<i>PDA4</i>	<i>PDA3</i>	<i>PDA2</i>	<i>PDA1</i>	<i>PDA0</i>

**FIG. 15C**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>MB7</i>	<i>MB6</i>	<i>MB5</i>	<i>MB4</i>	<i>MB3</i>	<i>MB2</i>	<i>MB1</i>	<i>MB0</i>

**FIG. 15D**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	<i>MB9</i>	<i>MB8</i>

**FIG. 15E**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	<i>AMC2</i>	<i>AMC1</i>	<i>AMC0</i>

**FIG. 15F**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>AMM7</i>	<i>AMM6</i>	<i>AMM5</i>	<i>AMM4</i>	<i>AMM3</i>	<i>AMM2</i>	<i>AMM1</i>	<i>AMM0</i>

**FIG. 15G**

**19/102**

D7	D6	D5	D4	D3	D2	D1	D0
PCDINT	PSINT	—	—	PMINT	—	XBUF	SD7DE

**FIG. 15H**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	MI2	MI1	MI0

**FIG. 15I**

D7	D6	D5	D4	D3	D2	D1	D0
DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0

**FIG. 15J**

D7	D6	D5	D4	D3	D2	D1	D0
res	res	SBSP	SBSC	WTEN	SPS	MCLKDI S	BRESET

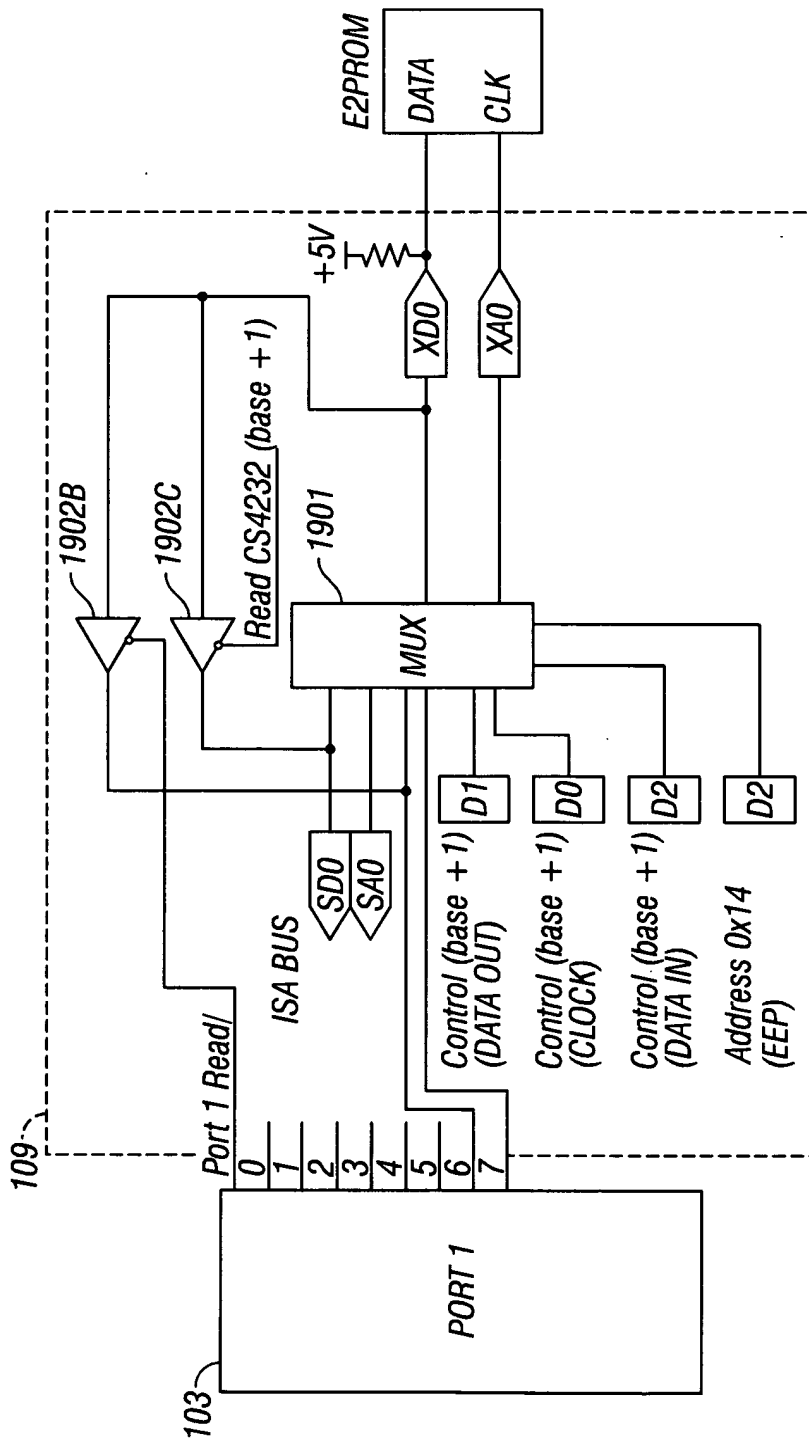
**FIG. 16**

D7	D6	D5	D4	D3	D2	D1	D0
res	res	res	res	res	res	res	res

**FIG. 17**

P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
res	res	CodeclN T	GRANT	REQUEST	MUTE	DOWN	UP

**FIG. 18**



**FIG. 19**

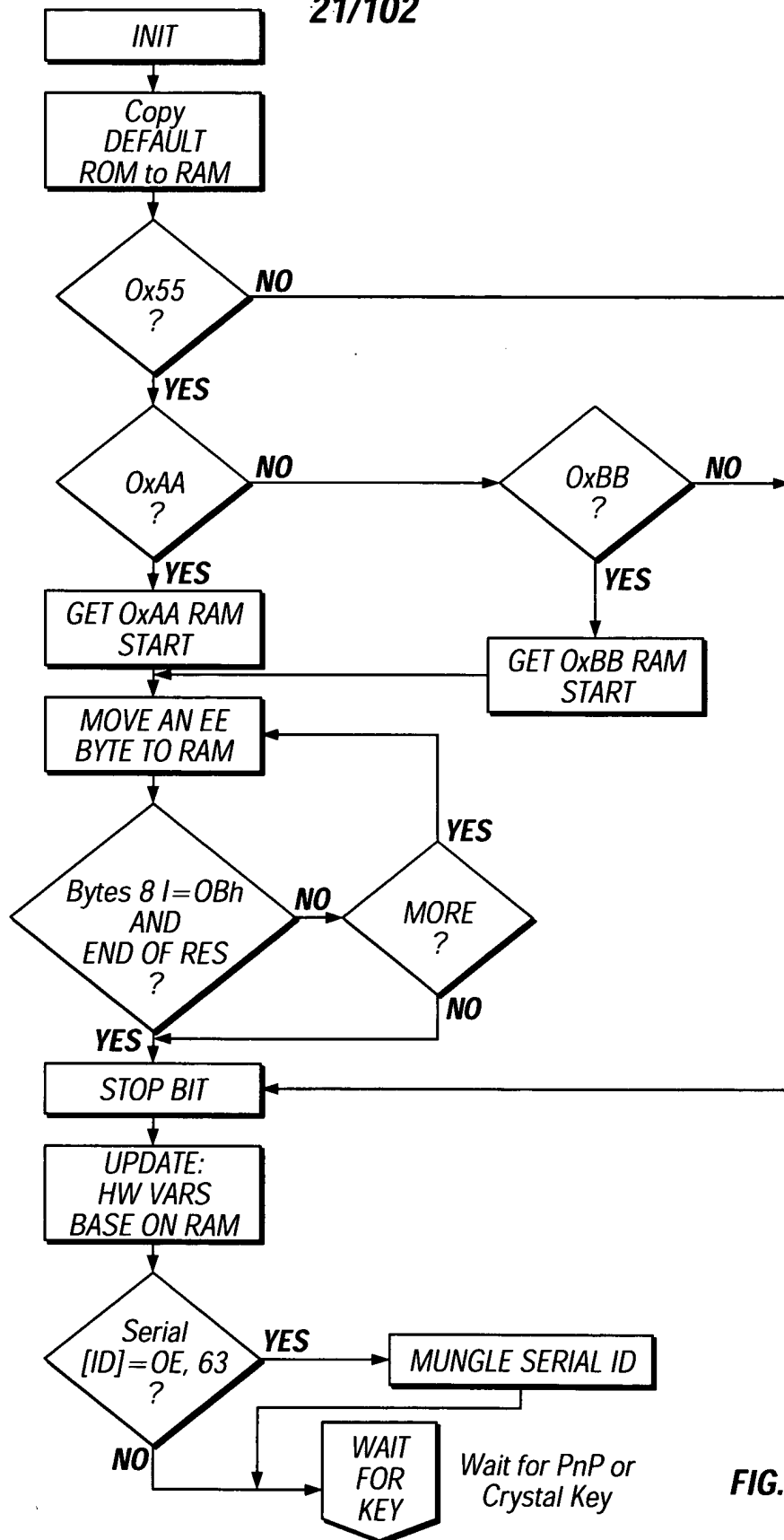


FIG. 20

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	AMC2	AMC1	AMC0

**FIG. 21A**

D7	D6	D5	D4	D3	D2	D1	D0
AMM7	AMM6	AMM5	AMM3	AMM3	AMM2	AMM1	AMM0

**FIG. 21B**

D7	D6	D5	D4	D3	D2	D1	D0
PCDINT	PSINT	PKD	CKD	PMINT	RES	XBUF	SD7DE

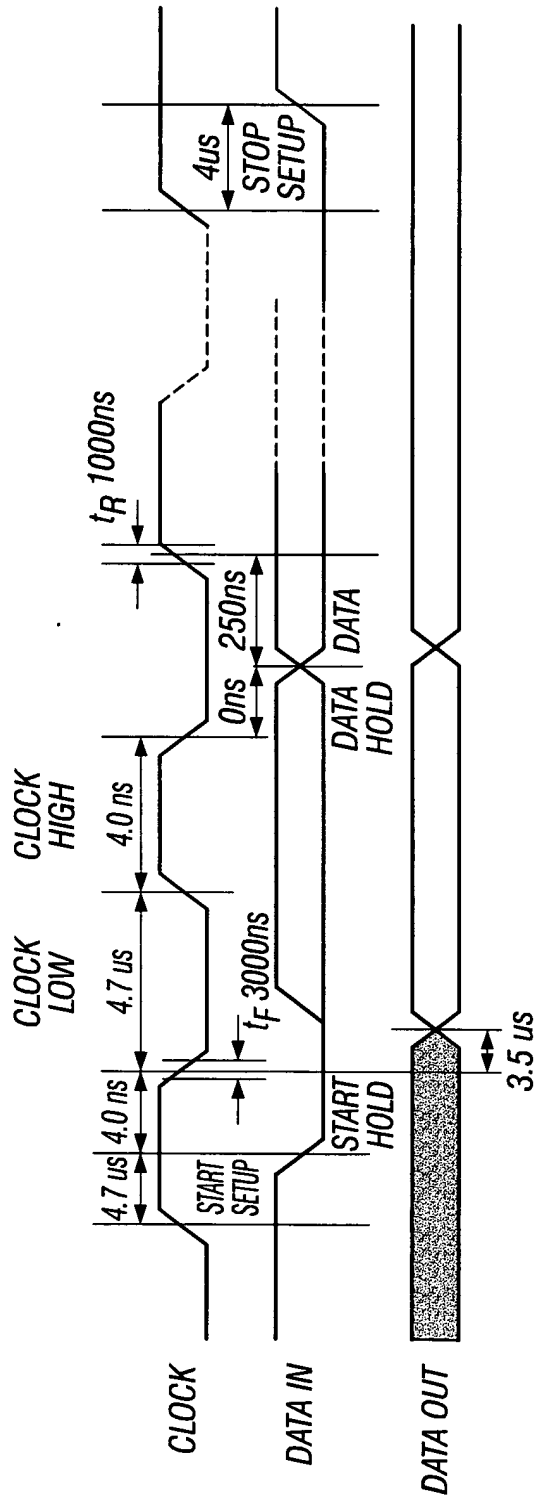
**FIG. 21C**

D7	D6	D5	D4	D3	D2	D1	D0
IHDC	IHS	PKD	CKD	IHM	VCEN	SDD	ACDB7 D

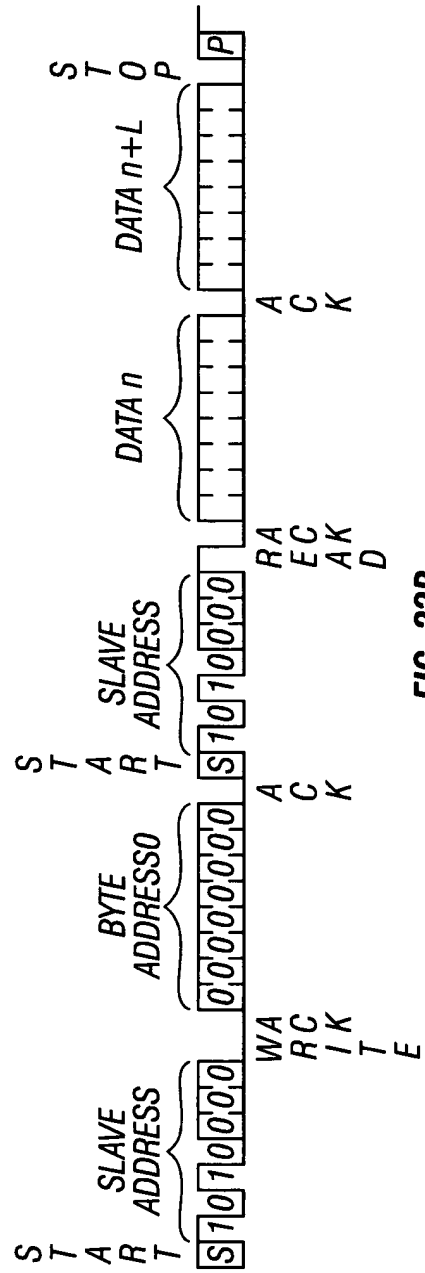
**FIG. 21D**

D7	D6	D5	D4	D3	D2	D1	D0
IFM	VCF1	VCF0	AIDIS	WTEN	SPS	Reserved	Reserved

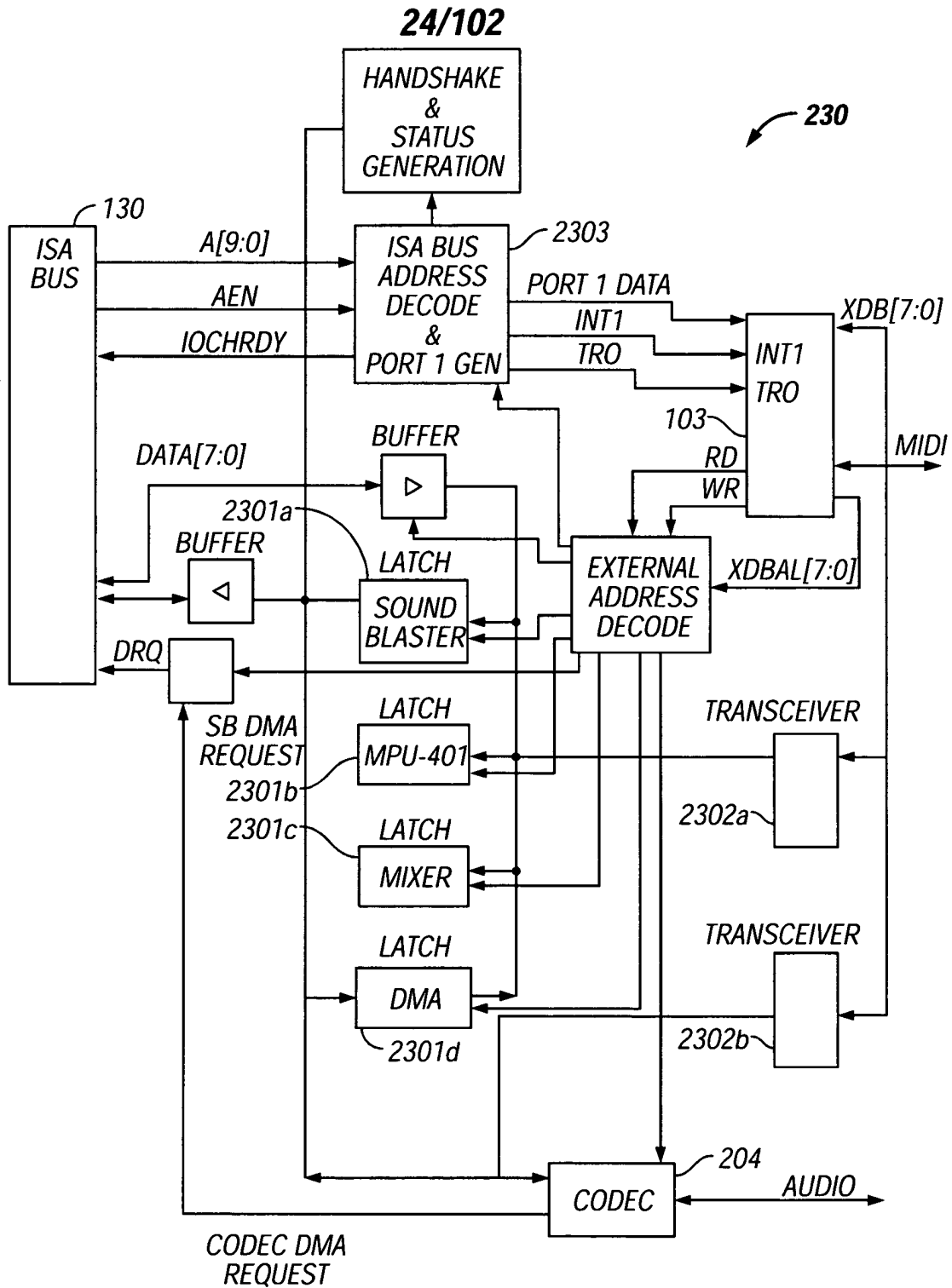
**FIG. 21E**



**FIG. 22A**



**FIG. 22B**



**FIG. 23**



## 25/102

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SD7</i>	<i>SD6</i>	<i>SD5</i>	<i>SD4</i>	<i>SD3</i>	<i>SD2</i>	<i>SD1</i>	<i>SD0</i>

**FIG. 24A**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SD7</i>	<i>SD6</i>	<i>SD5</i>	<i>SD4</i>	<i>SD3</i>	<i>SD2</i>	<i>SD1</i>	<i>SD0</i>

**FIG. 24B**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SD7</i>	<i>SD6</i>	<i>SD5</i>	<i>SD4</i>	<i>SD3</i>	<i>SD2</i>	<i>SD1</i>	<i>SD0</i>

**FIG. 24C**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	<i>SBAD</i>	<i>CINT</i>	<i>RXS</i>	<i>TXS</i>	<i>SCB</i>	<i>SDA</i>

**FIG. 24D**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	—	—

**FIG. 24E**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	—	—

**FIG. 24F**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	—	—

**FIG. 24G**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PM1</i>	<i>PM0</i>	<i>CONSW</i>	<i>PDC</i>	<i>PDP</i>	<i>PDM</i>	<i>JS1</i>	<i>JS0</i>

**FIG. 24I**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	—	—

**FIG. 24J**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	—	—

**FIG. 24K**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	—	—	—

**FIG. 24L**

**27/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PM1</i>	<i>PM0</i>	<i>CONSW</i>	<i>PDC</i>	<i>PDP</i>	<i>PDM</i>	<i>JS1</i>	<i>JS0</i>

**FIG. 25A**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PCDINT</i>	<i>PSINT</i>	<i>ADC1</i>	<i>ADC0</i>	<i>PMINT</i>	<i>DATA IN</i>	<i>DATA OUT</i>	<i>CLOCK</i>

**FIG. 25B**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>FPWR</i>	<i>SRC</i>	<i>REF</i>	<i>MIXER</i>	<i>ADC</i>	<i>DAC</i>	<i>MC</i>	<i>FM</i>

**FIG. 25C**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>0</i>	<i>0</i>	<i>0</i>	<i>0</i>	<i>CA3</i>	<i>CA2</i>	<i>CA1</i>	<i>CA0</i>

**FIG. 25D**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>CD7</i>	<i>CD6</i>	<i>CD5</i>	<i>CD4</i>	<i>CD3</i>	<i>CD2</i>	<i>CD1</i>	<i>CD0</i>

**FIG. 25E**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PRA7</i>	<i>PRA6</i>	<i>PRA5</i>	<i>PRA4</i>	<i>PRA3</i>	<i>PRA2</i>	<i>PRA1</i>	<i>PRA0</i>

**FIG. 25F**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PRE7</i>	<i>PRE6</i>	<i>PRE5</i>	<i>PRE4</i>	<i>PRE3</i>	<i>PRE2</i>	<i>PRE1</i>	<i>PRE0</i>

**FIG. 25G**

## 28/102

D7	D6	D5	D4	D3	D2	D1	D0
CSS	CSI	SB8	CDI	MPUI	res	res	res

**FIG. 25H**

D7	D6	D5	D4	D3	D2	D1	D0
RWSS	res	res	res	res	res	res	res

**FIG. 25I**

D7	D6	D5	D4	D3	D2	D1	D0
V2	V1	V0	res	res	CID2	CID1	CID0

**FIG. 25J**

D7	D6	D5	D4	D3	D2	D1	D0
SPC3	SPC2	SPC1	SPC0	CNT3	CNT2	CNT1	CNT0

**FIG. 25K**

D7	D6	D5	D4	D3	D2	D1	D0
3DEN	3DMON	3DSP	QSEN	res	res	res	res

**FIG. 25L**

D7	D6	D5	D4	D3	D2	D1	D0
S/PDIF	BLKST	U	V	res	res	res	res

**FIG. 25M**

D7	D6	D5	D4	D3	D2	D1	D0
CS25	CS24	CS5	CS4	CS3	CS2	CS1	CS0

**FIG. 25N**

D7	D6	D5	D4	D3	D2	D1	D0
CS15	CS14	CS13	CS12	CS11	CS10	CS9	CS8

**FIG. 250**

D7	D6	D5	D4	D3	D2	D1	D0
FB7	FB6	FB5	FB4	FB3	FB2	FB1	FB0

**FIG. 25P**

D7	D6	D5	D4	D3	D2	D1	D0
res	res	SBSP	SBSC	WTEN	SPS	MCLKDI S	BRESET

**FIG. 25Q**

D7	D6	D5	D4	D3	D2	D1	D0
LOM	LMS1	LMS0	res	LOA3	LOA2	LOA1	LOA0

**FIG. 25R**

D7	D6	D5	D4	D3	D2	D1	D0
LOM	RMS1	RMS0	res	ROA3	ROA2	ROA1	ROA0

**FIG. 25S**

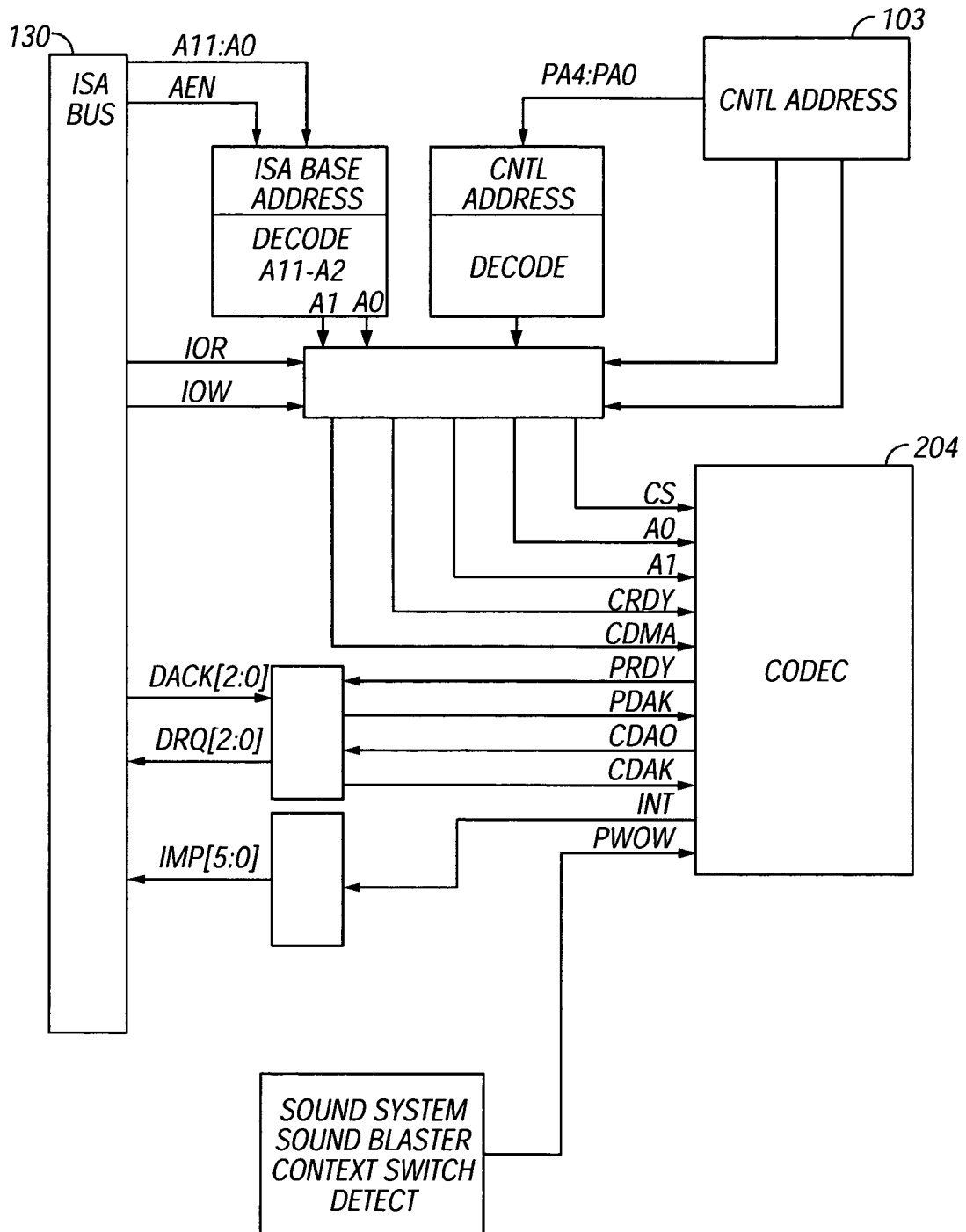


FIG. 26

**31/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>INIT</i>	<i>MCE</i>	<i>TRD</i>	<i>IA4</i>	<i>IA3</i>	<i>IA2</i>	<i>IA1</i>	<i>IA0</i>

**FIG. 27A**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>ID7</i>	<i>ID6</i>	<i>ID5</i>	<i>ID4</i>	<i>ID3</i>	<i>ID2</i>	<i>ID1</i>	<i>ID0</i>

**FIG. 27B**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>CU/L</i>	<i>CL/R</i>	<i>CRDY</i>	<i>SER</i>	<i>PU/L</i>	<i>PL/R</i>	<i>PRDY</i>	<i>INT</i>

**FIG. 27C**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>CD7</i>	<i>CD6</i>	<i>CD5</i>	<i>CD4</i>	<i>CD3</i>	<i>CD2</i>	<i>CD1</i>	<i>CD0</i>

**FIG. 27D**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PD7</i>	<i>PD6</i>	<i>PD5</i>	<i>PD4</i>	<i>PD3</i>	<i>PD2</i>	<i>PD1</i>	<i>PD0</i>

**FIG. 27E**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>LWSS1</i>	<i>LWSS0</i>	<i>LMGB</i>	<i>res</i>	<i>LAG3</i>	<i>LAG2</i>	<i>LAG1</i>	<i>LAG0</i>

**FIG. 27F**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>RWSS1</i>	<i>RWSS0</i>	<i>RMGE</i>	<i>res</i>	<i>RAG3</i>	<i>RAG2</i>	<i>RAG1</i>	<i>RAG0</i>

**FIG. 27G**

## 32/102

D7	D6	D5	D4	D3	D2	D1	D0
LX1M	res	res	LX1G4	LX1G3	LX1G2	LX1G1	LX1G0

**FIG. 27H**

D7	D6	D5	D4	D3	D2	D1	D0
RX1M	res	res	RX1G4	RX1G3	RX1G2	RX1G1	RX1G0

**FIG. 27I**

D7	D6	D5	D4	D3	D2	D1	D0
LX2M	res	res	LX2G4	LX2G3	LX2G2	LX2G1	LX2G0

**FIG. 27J**

D7	D6	D5	D4	D3	D2	D1	D0
RX2M	res	res	RX2G4	RX2G3	RX2G2	RX2G1	RX2G0

**FIG. 27K**

D7	D6	D5	D4	D3	D2	D1	D0
LDM	res	LDA5	LDA4	LDA3	LDA2	LDA1	LDA0

**FIG. 27L**

D7	D6	D5	D4	D3	D2	D1	D0
RMD	res	RDA5	RDA4	RDA3	RDA2	RDA1	RDA0

**FIG. 27M**

D7	D6	D5	D4	D3	D2	D1	D0
FMT1	FMT0	C/L	S/M	CSF2	CSF1	CSF0	C2SL

**FIG. 27N**



### 33/102

D7	D6	D5	D4	D3	D2	D1	D0
CPIO	PPIO	res	CAL1	CAL0	SDC	CEN	PEN

**FIG. 270**

D7	D6	D5	D4	D3	D2	D1	D0
XCTL1	XCTL0	OSM1	OSM0	DEN	DTM	IEN	res

**FIG. 27P**

D7	D6	D5	D4	D3	D2	D1	D0
COR	PUR	ACI	DRS	ORR1	ORR0	ORL1	ORL0

**FIG. 27Q**

D7	D6	D5	D4	D3	D2	D1	D0
1	MODE2	res	res	ID3	ID2	ID1	ID0

**FIG. 27R**

D7	D6	D5	D4	D3	D2	D1	D0
LBA5	LBA4	LBA3	LBA2	LBA1	LBA0	res	res

**FIG. 27S**

D7	D6	D5	D4	D3	D2	D1	D0
PUB7	PUB6	PUB5	PUB4	PUB3	PUB2	PUB1	PUB0

**FIG. 27T**

D7	D6	D5	D4	D3	D2	D1	D0
PLB7	PLB6	PLB5	PLB4	PLB3	PLB2	PLB1	PLB0

**FIG. 27U**

D7	D6	D5	D4	D3	D2	D1	D0
OLB	TE	CMCE	PMCE	SF1	SF0	SPE	DACZ

**FIG. 27V**

D7	D6	D5	D4	D3	D2	D1	D0
TEST	TEST	TEST	TEST	APAR	res	XTALE	HPF

**FIG. 27W**

D7	D6	D5	D4	D3	D2	D1	D0
LLM	res	res	LLG4	LLG3	LLG2	LLG1	LLG0

**FIG. 27X**

D7	D6	D5	D4	D3	D2	D1	D0
RLM	res	res	RLG4	RLG3	RLG2	RLG1	RLG0

**FIG. 27Y**

D7	D6	D5	D4	D3	D2	D1	D0
TL7	TL6	TL5	TL4	TL3	TL2	TL1	TL0

**FIG. 27Z**

D7	D6	D5	D4	D3	D2	D1	D0
TU7	TU6	TU5	TU4	TU3	TU2	TU1	TU0

**FIG. 27AA**

D7	D6	D5	D4	D3	D2	D1	D0
SRE	DIV5	DIV4	DIV3	DIV2	DIV1	DIV0	CS2

**FIG. 27AB**

## 35/102

D7	D6	D5	D4	D3	D2	D1	D0
res	res	res	res	res	res	res	ACF

**FIG. 27AC**

D7	D6	D5	D4	D3	D2	D1	D0
res	TI	CI	PI	CU	CO	PO	PU

**FIG. 27AD**

D7	D6	D5	D4	D3	D2	D1	D0
MIM	MOM	MBY	res	MIA3	MIA2	MIA1	MIA0

**FIG. 27AE**

D7	D6	D5	D4	D3	D2	D1	D0
LOM	res	res	res	LOA3	LOA2	LOA1	LOA0

**FIG. 27AF**

D7	D6	D5	D4	D3	D2	D1	D0
FMT1	FMT0	C/L	S/M	res	res	res	res

**FIG. 27AG**

D7	D6	D5	D4	D3	D2	D1	D0
ROM	res	res	res	ROA3	ROA2	ROA1	ROA0

**FIG. 27AH**

D7	D6	D5	D4	D3	D2	D1	D0
CUB7	CUB6	CUB5	CUB4	CUB3	CUB2	CUB1	CUB0

**FIG. 27AI**

D7	D6	D5	D4	D3	D2	D1	D0
CLB7	CLB6	CLB5	CLB4	CLB3	CLB2	CLB1	CLB0

**FIG. 27AJ**

D7	D6	D5	D4	D3	D2	D1	D0
LL2M	LL2IM	LL2OM	LL2G4	LL2G3	LL2G2	LL2G1	LL2G0

**FIG. 27AK**

D7	D6	D5	D4	D3	D2	D1	D0
RL2M	RL2IM	RL2OM	RL2G4	RL2G3	RL2G2	RL2G1	RL2G0

**FIG. 27AL**

D7	D6	D5	D4	D3	D2	D1	D0
LMIM	LMM	LMBST	LMCG4	LMCG3	LMCG2	LMCG1	LMCG0

**FIG. 27AM**

D7	D6	D5	D4	D3	D2	D1	D0
RMIM	RMM	RMBST	RMCG4	RMCG3	RMCG2	RMCG1	RMCG0

**FIG. 27AN**

D7	D6	D5	D4	D3	D2	D1	D0
MIMR	LIS1	LIS0	IFM	IS0	IS1	MTE	—

**FIG. 27AO**

D7	D6	D5	D4	D3	D2	D1	D0
MOMR	RIS1	RIS0	DIFMIC	—	—	—	—

**FIG. 27AP**

# 37/102

D7	D6	D5	D4	D3	D2	D1	D0
LFMM	—	LFMA5	LFMA4	LFMA3	LFMA2	LFMA1	LFMA0

**FIG. 27AQ**

D7	D6	D5	D4	D3	D2	D1	D0
RFMM	—	RFMA5	RFMA4	RFMA3	RFMA2	RFMA1	RFMA0

**FIG. 27AR**

D7	D6	D5	D4	D3	D2	D1	D0
LSPOM	—	LSPA5	LSPA4	LSPA3	LSPA2	LSPA1	LSPA0

**FIG. 27AS**

D7	D6	D5	D4	D3	D2	D1	D0
RSPOM	—	RSPA5	RSPA4	RSPA3	RSPA2	RSPA1	RSPA0

**FIG. 27AT**

D7	D6	D5	D4	D3	D2	D1	D0
SLBE	—	RLBA5	RLBA4	RLBA3	RLBA2	RLBA1	RLBA0

**FIG. 27AU**

D7	D6	D5	D4	D3	D2	D1	D0
SLBE	—	RLBA5	RLBA4	RLBA3	RLBA2	RLBA1	RLBA0

**FIG. 27AV**

D7	D6	D5	D4	D3	D2	D1	D0
CSR7	CSR6	CSR5	CSR4	CSR3	CSR2	CSR1	CSR0

**FIG. 27AW**

## 38/102

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PSR7</i>	<i>PSR6</i>	<i>PSR5</i>	<i>PSR4</i>	<i>PSR3</i>	<i>PSR2</i>	<i>PSR1</i>	<i>PSR0</i>

**FIG. 27AX**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>LPA7</i>	<i>LPA6</i>	<i>LPA5</i>	<i>LPA4</i>	<i>LPA3</i>	<i>LPA2</i>	<i>LPA1</i>	<i>LPA0</i>

**FIG. 27AY**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>RPA7</i>	<i>RPA6</i>	<i>RPA5</i>	<i>RPA4</i>	<i>RPA3</i>	<i>RPA2</i>	<i>RPA1</i>	<i>RPA0</i>

**FIG. 27AZ**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>LB7</i>	<i>LB6</i>	<i>LB5</i>	<i>LB4</i>	<i>LB3</i>	<i>LB2</i>	<i>LB1</i>	<i>LB0</i>

**FIG. 27BA**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>RB7</i>	<i>RB6</i>	<i>RB5</i>	<i>RB4</i>	<i>RB3</i>	<i>RB2</i>	<i>RB1</i>	<i>RB0</i>

**FIG. 27BB**

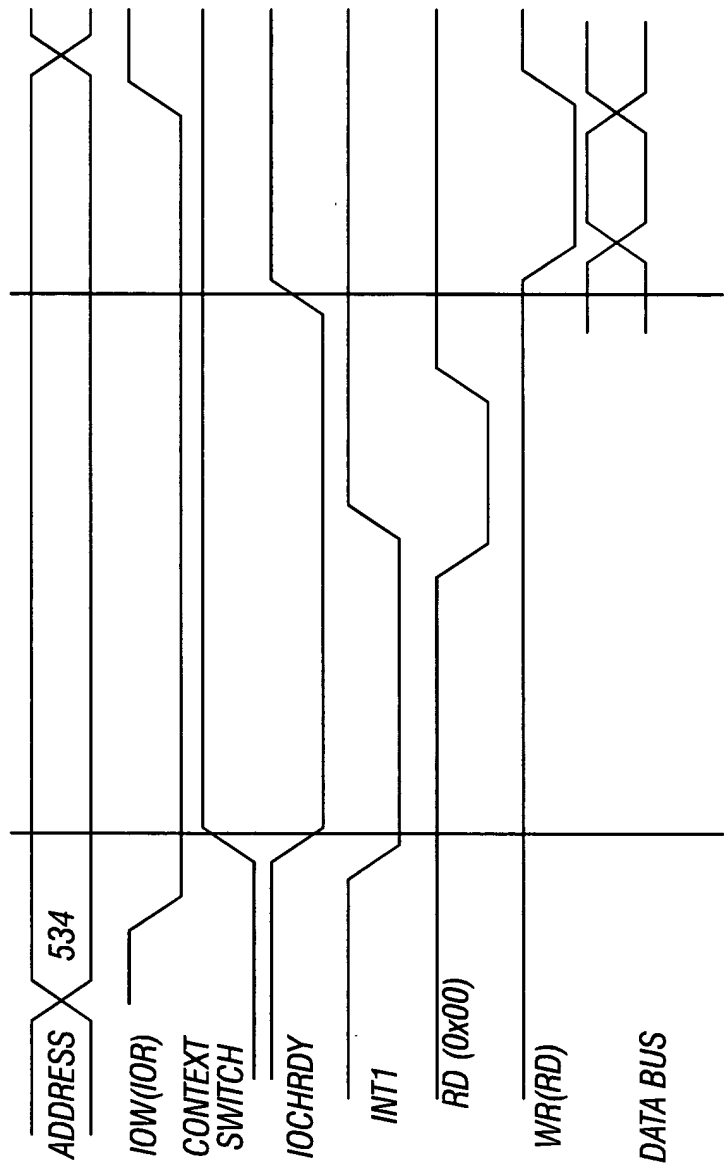


FIG. 28

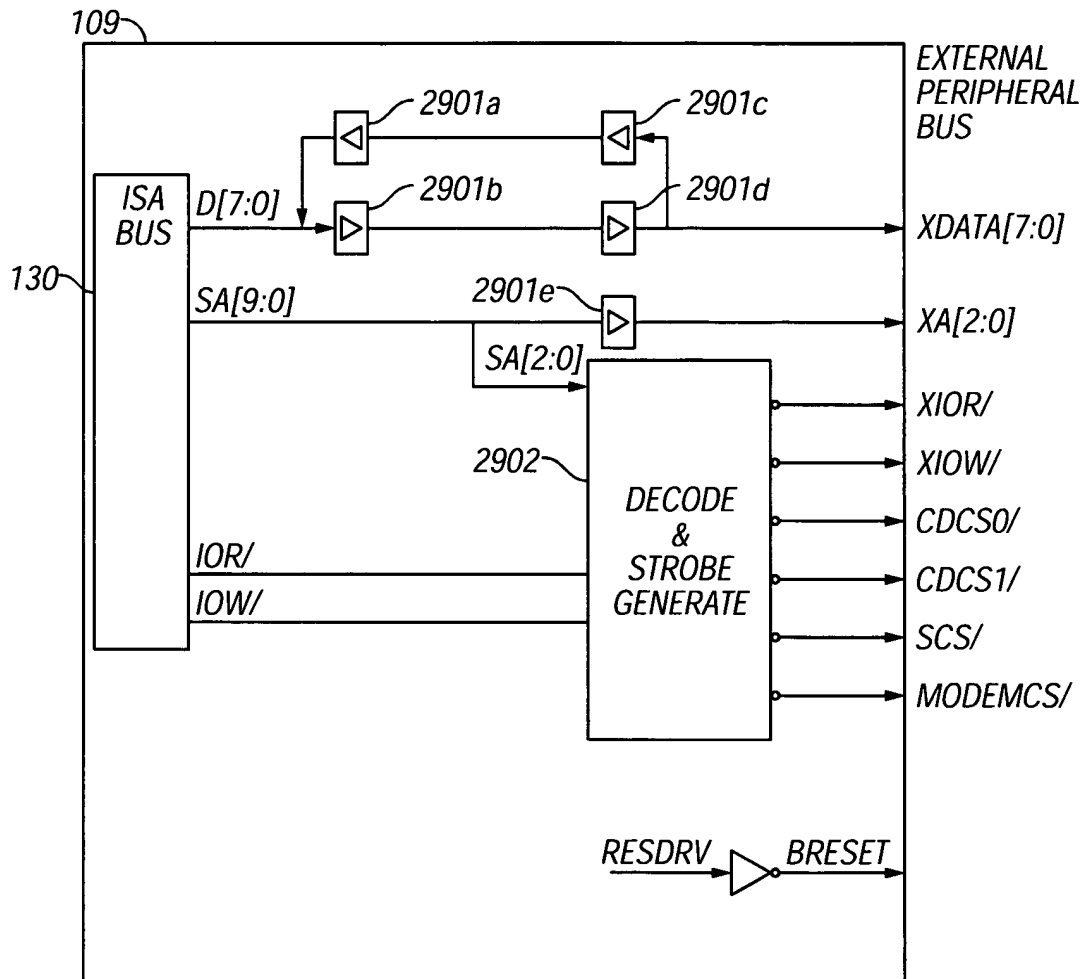


FIG. 29



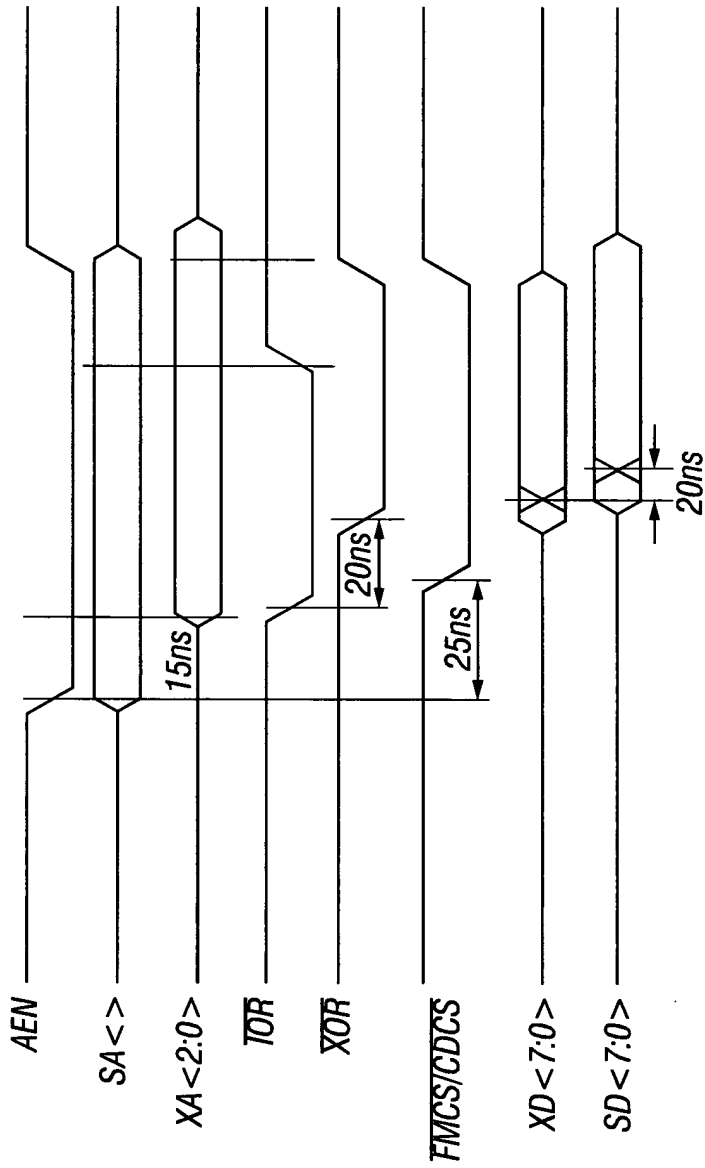


FIG. 30A

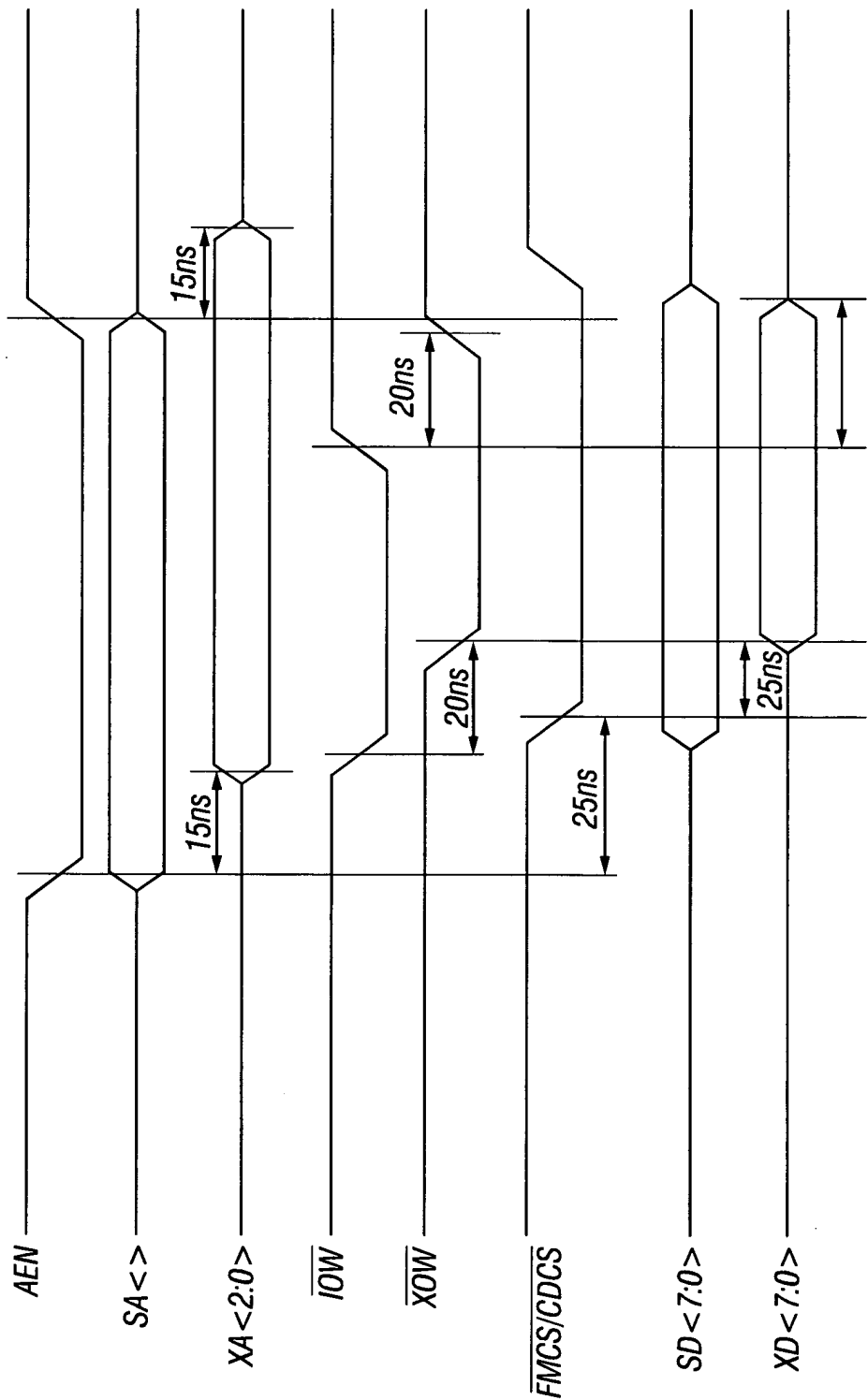


FIG. 30B

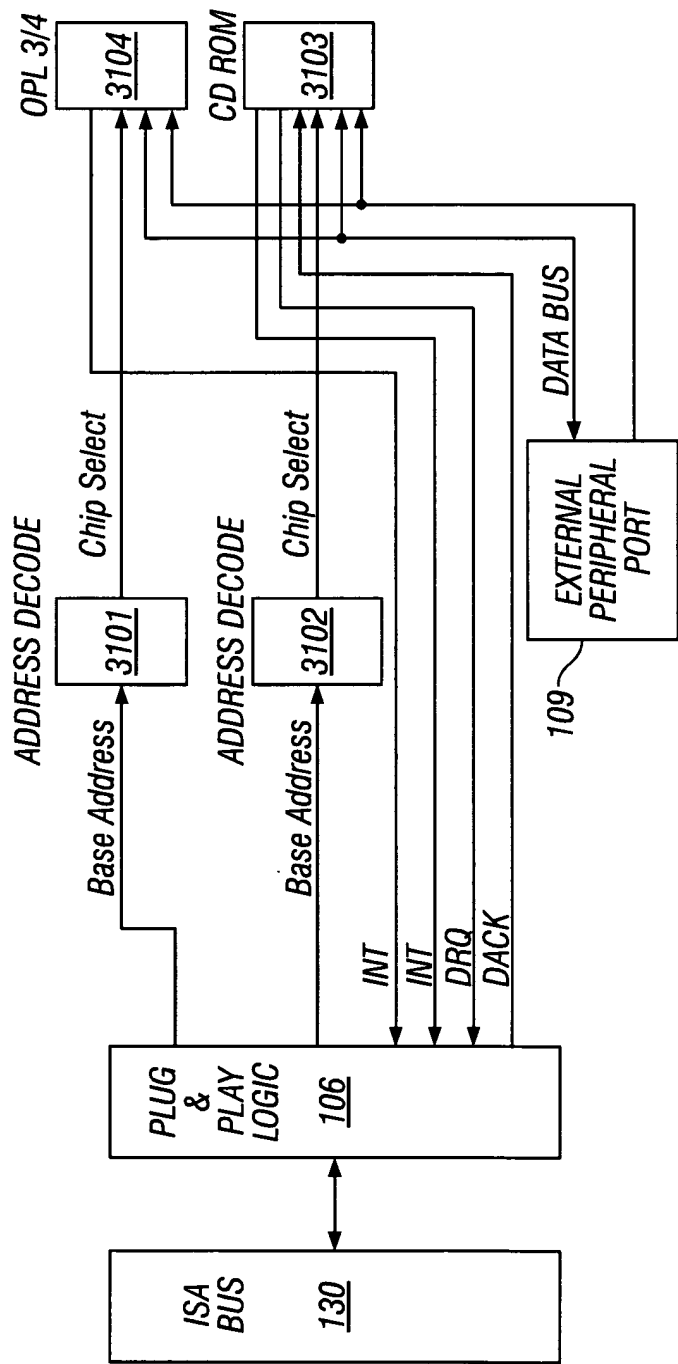


FIG. 31

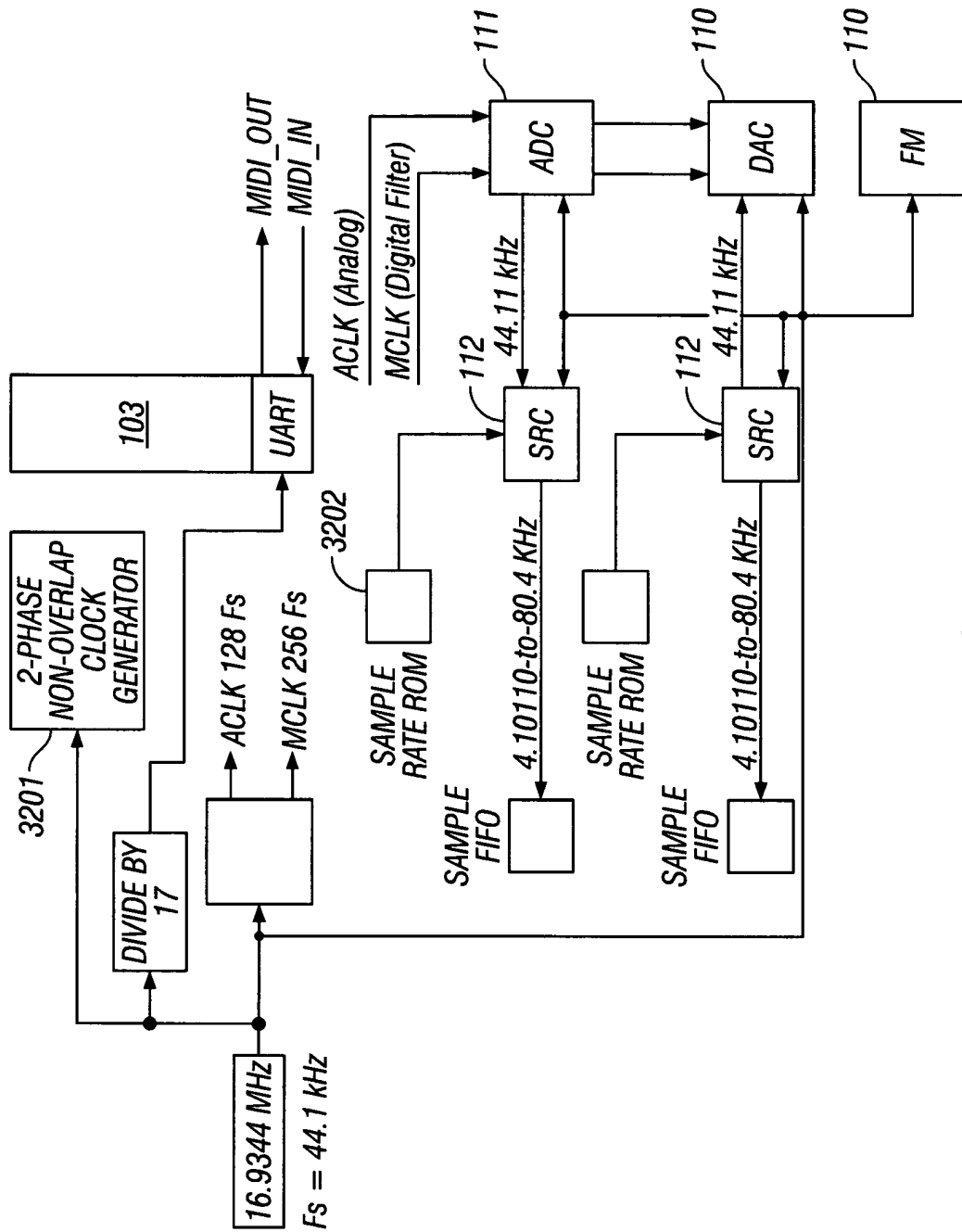


FIG. 32

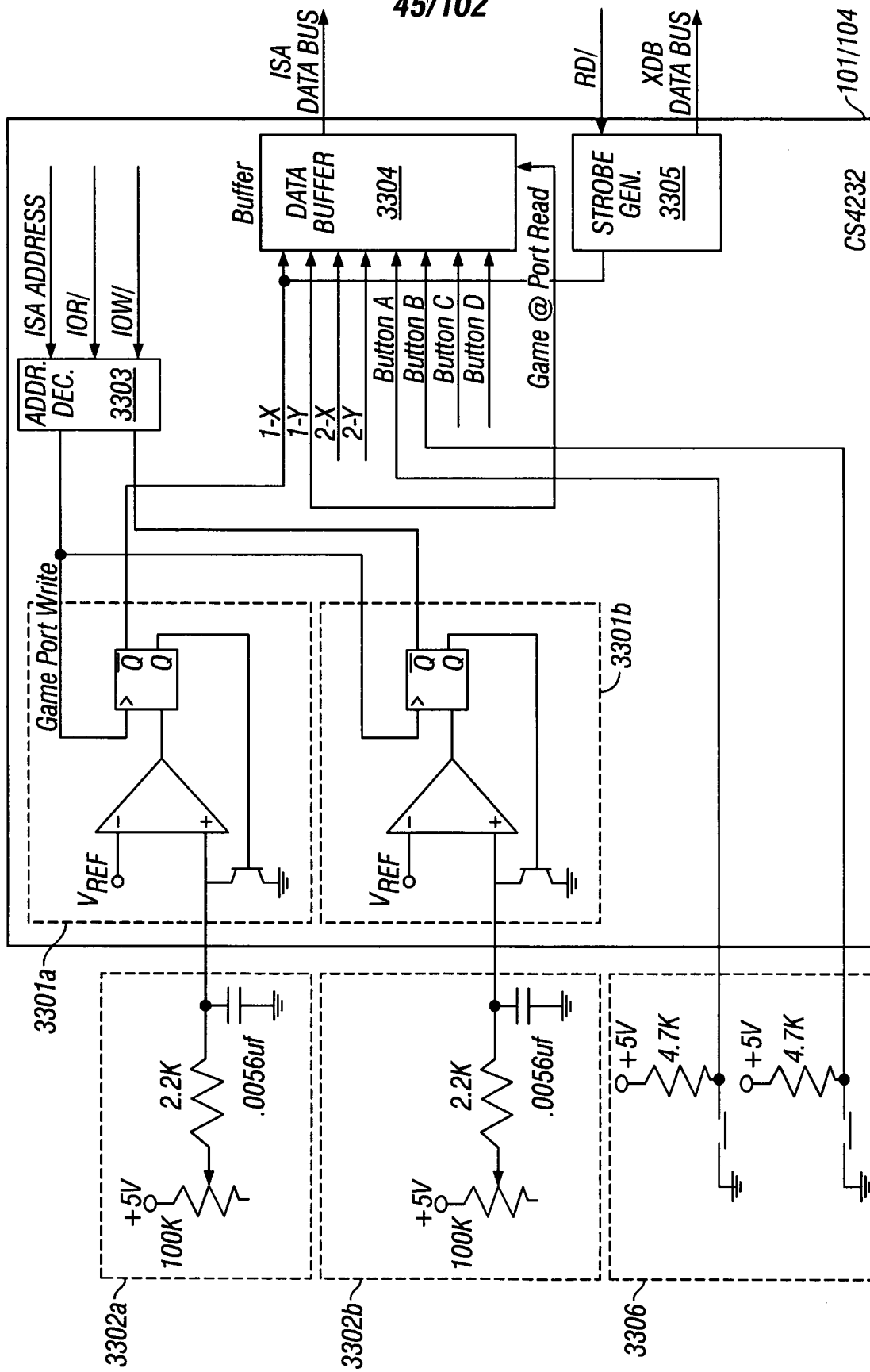


FIG. 33

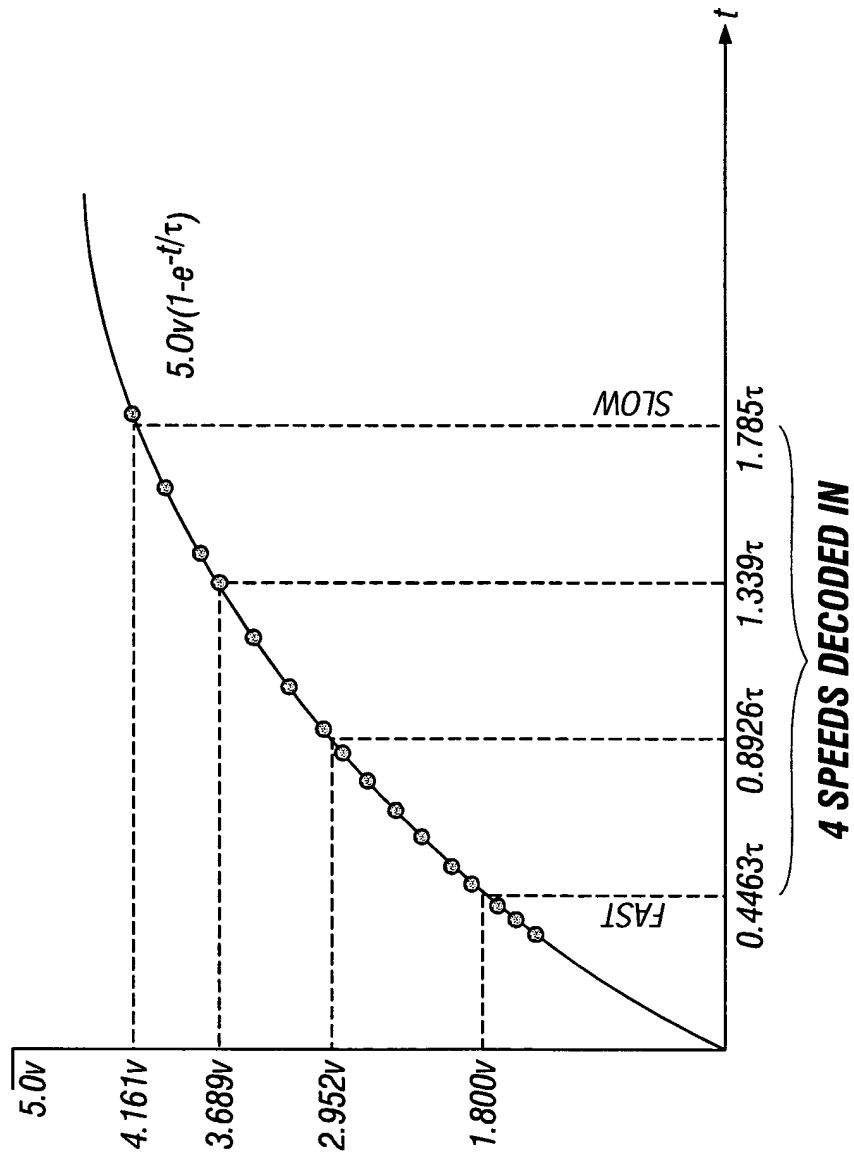


FIG. 34

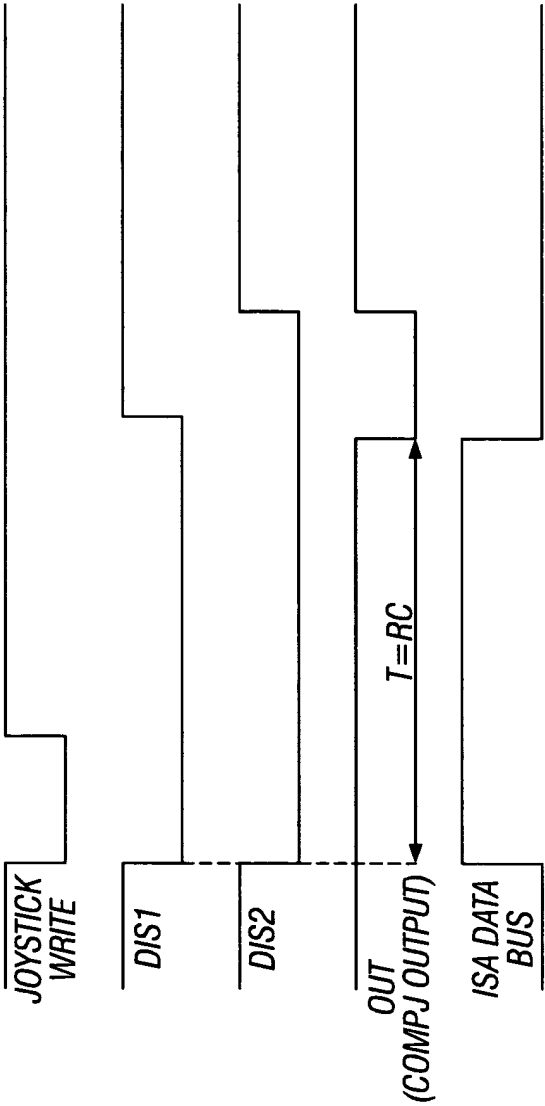


FIG. 35

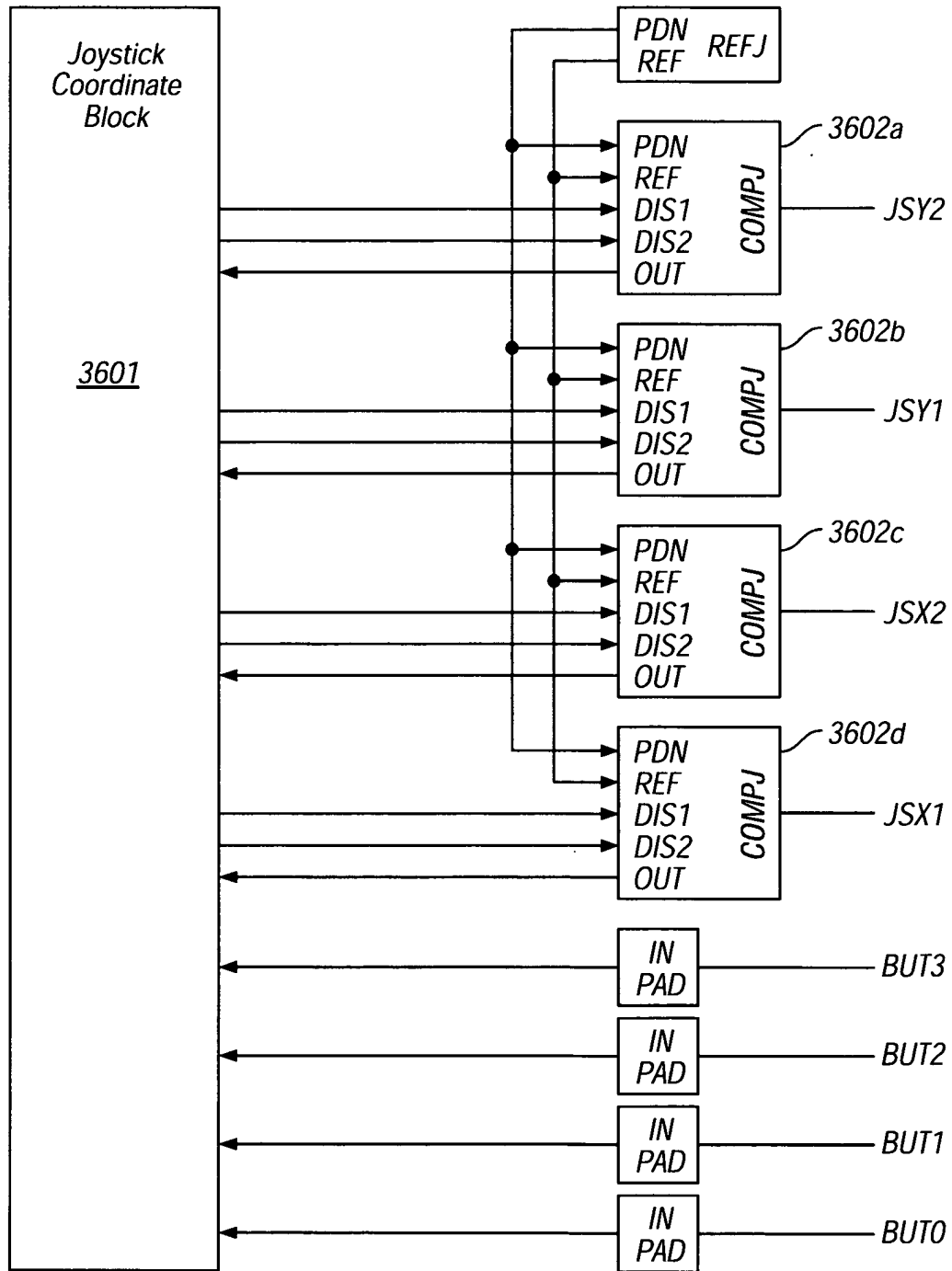
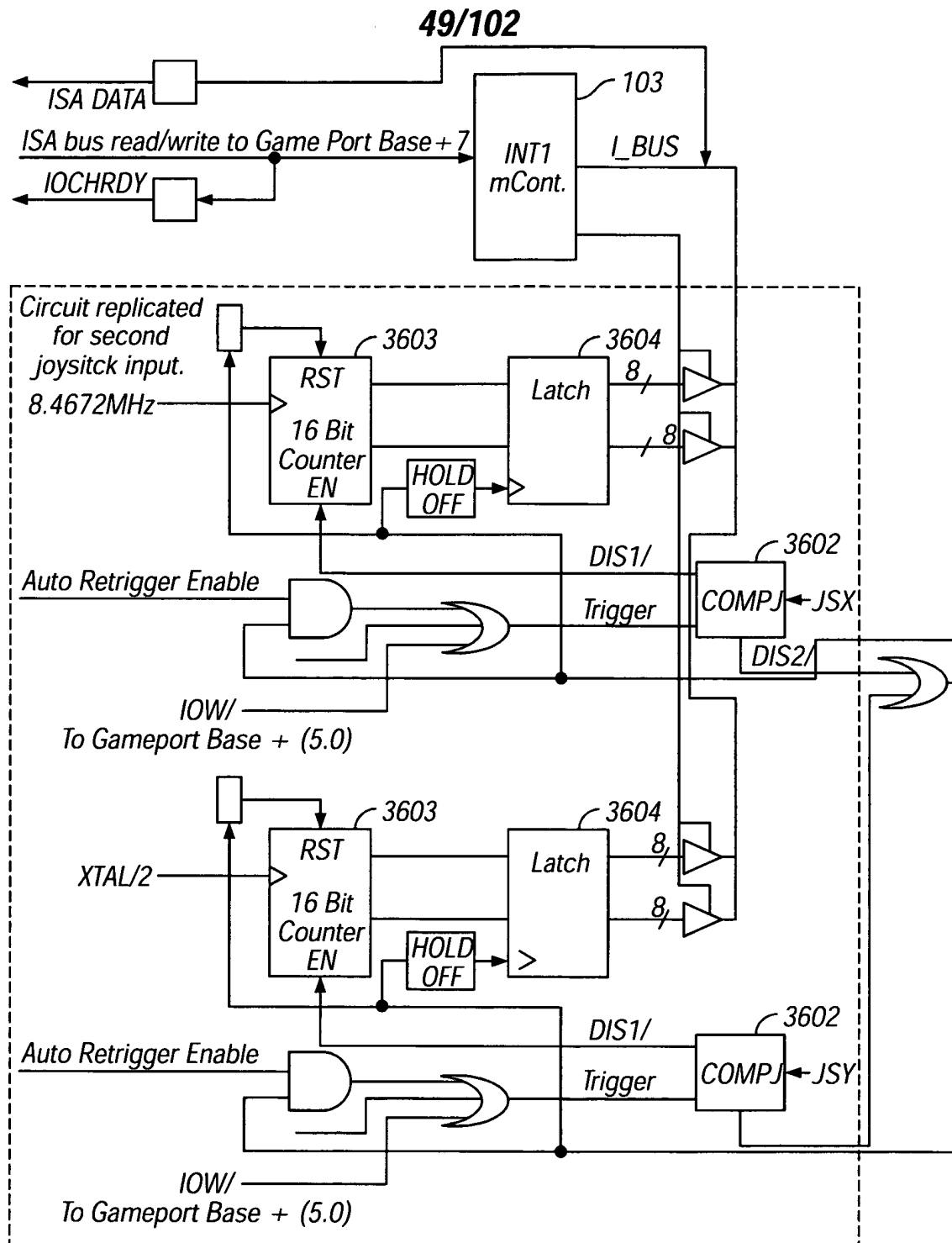


FIG. 36A





**FIG. 36B**

# 50/102

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	ARE	Y2	S2	Y1	X1

**FIG. 37A**

D7	D6	D5	D4	D3	D2	D1	D0
X1-7	X1-6	X1-5	X1-4	X1-3	X1-2	X1-1	X1-0

**FIG. 38B**

D7	D6	D5	D4	D3	D2	D1	D0
X1-15	X1-14	X1-13	X1-12	X1-11	X1-10	X1-9	X1-8

**FIG. 37C**

D7	D6	D5	D4	D3	D2	D1	D0
Y1-7	Y1-6	Y1-5	Y1-4	Y1-3	Y1-2	Y1-1	Y1-0

**FIG. 37D**

D7	D6	D5	D4	D3	D2	D1	D0
Y1-15	Y1-14	Y1-13	Y1-12	Y1-11	Y1-10	Y1-9	Y1-8

**FIG. 37E**

D7	D6	D5	D4	D3	D2	D1	D0
X2-7	X2-6	X2-5	X2-4	X2-3	X2-2	X2-1	X2-0

**FIG. 37F**

D7	D6	D5	D4	D3	D2	D1	D0
X2-15	X2-14	X2-13	X2-12	X2-11	X2-10	X2-9	X2-8

**FIG. 37G**

**51/102**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>Y2-7</i>	<i>Y2-6</i>	<i>Y2-5</i>	<i>Y2-4</i>	<i>Y2-3</i>	<i>Y2-2</i>	<i>Y2-1</i>	<i>Y2-0</i>

**FIG. 37H**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>Y2-15</i>	<i>Y2-14</i>	<i>Y2-13</i>	<i>Y2-12</i>	<i>Y2-11</i>	<i>Y2-10</i>	<i>Y2-9</i>	<i>Y2-8</i>

**FIG. 37I**

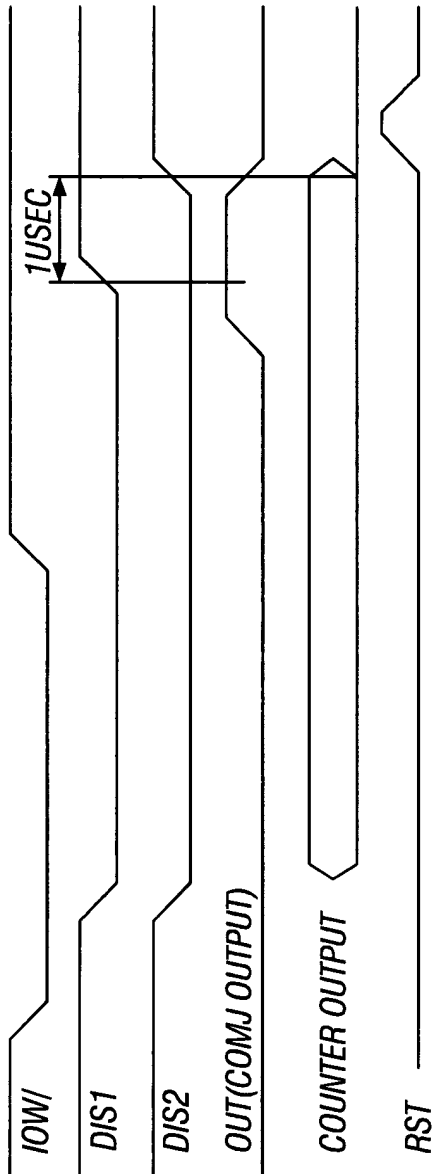


FIG. 38

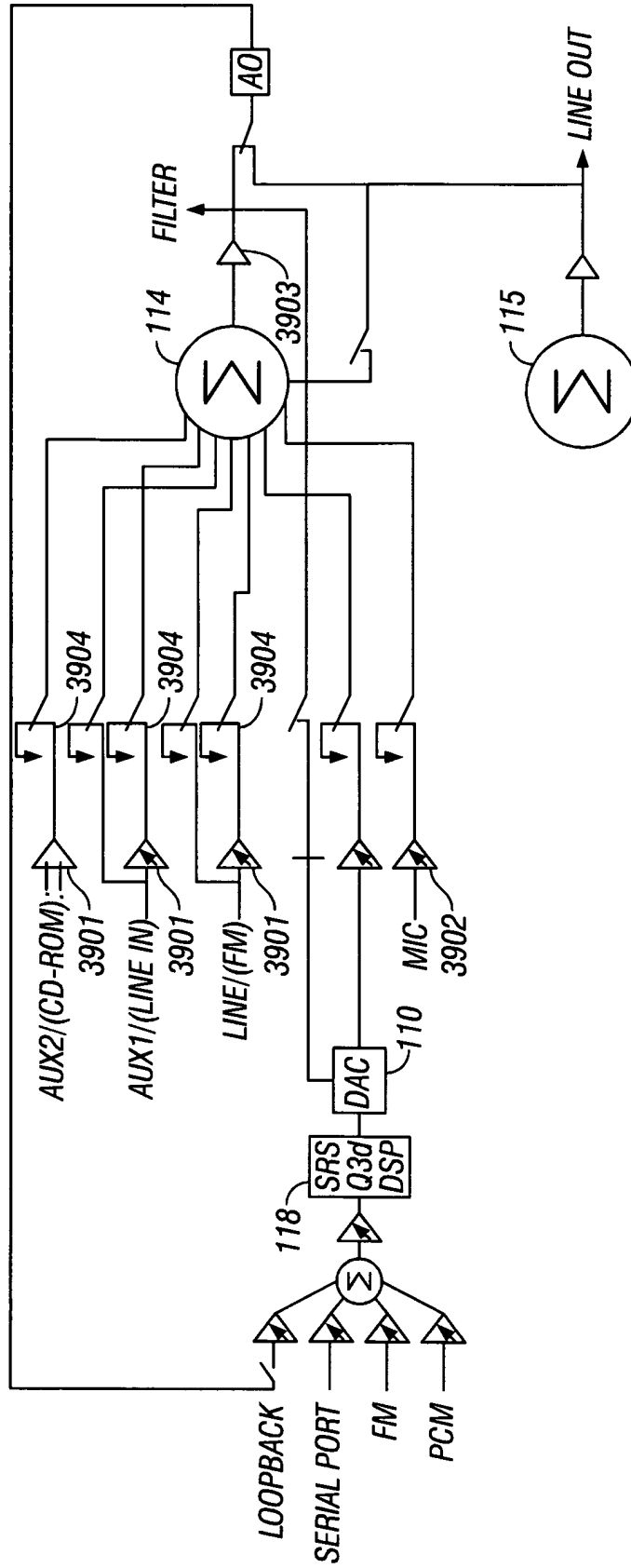


FIG. 39

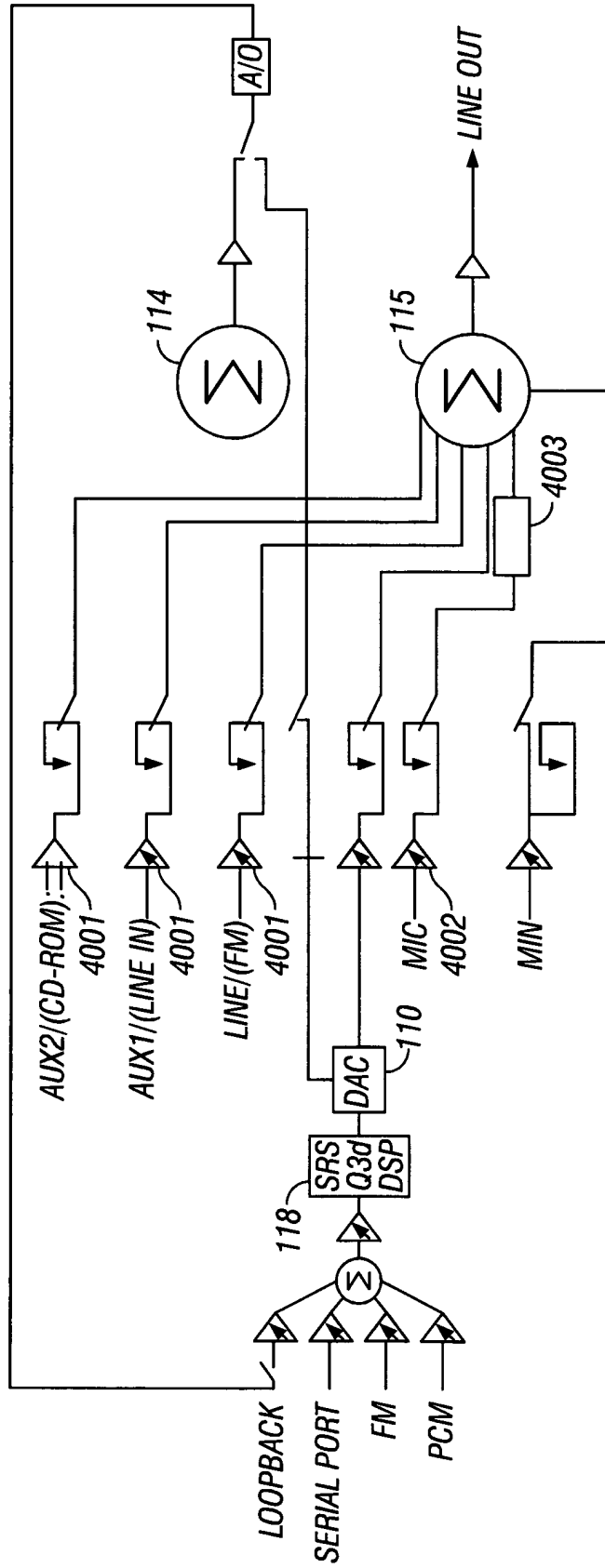


FIG. 40

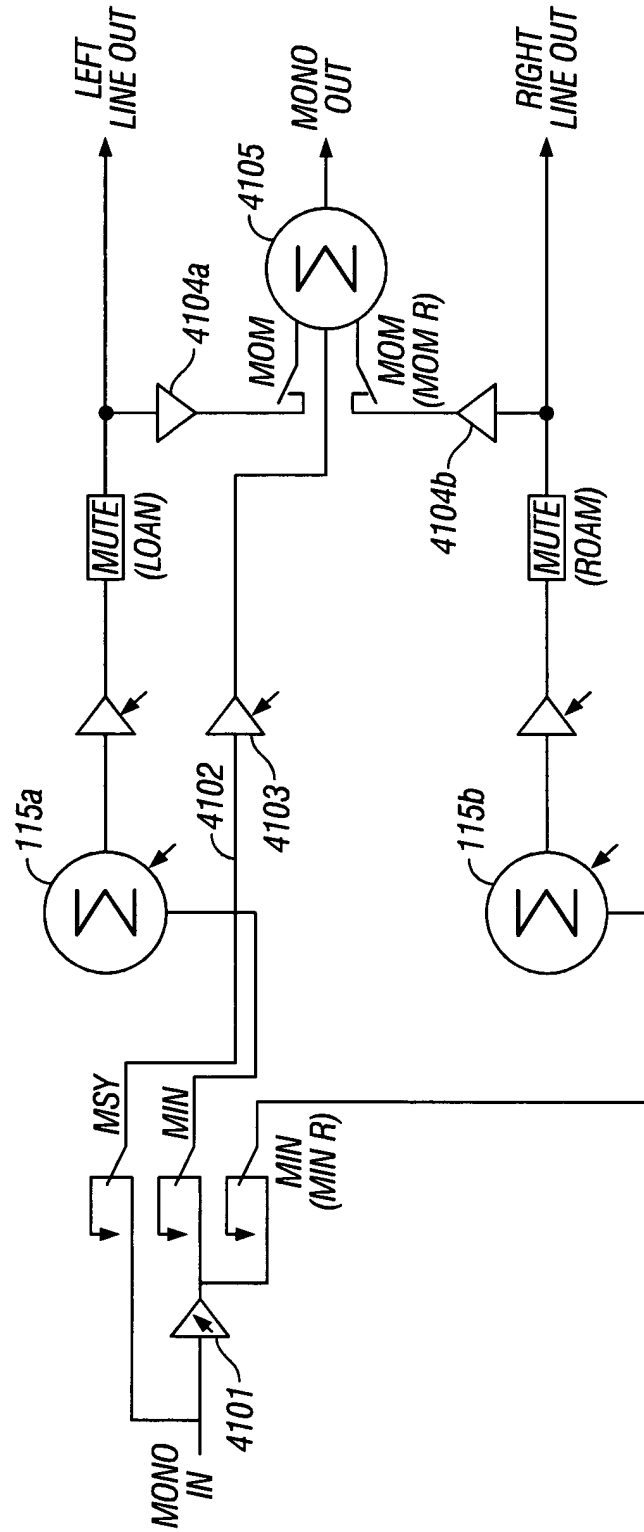


FIG. 41

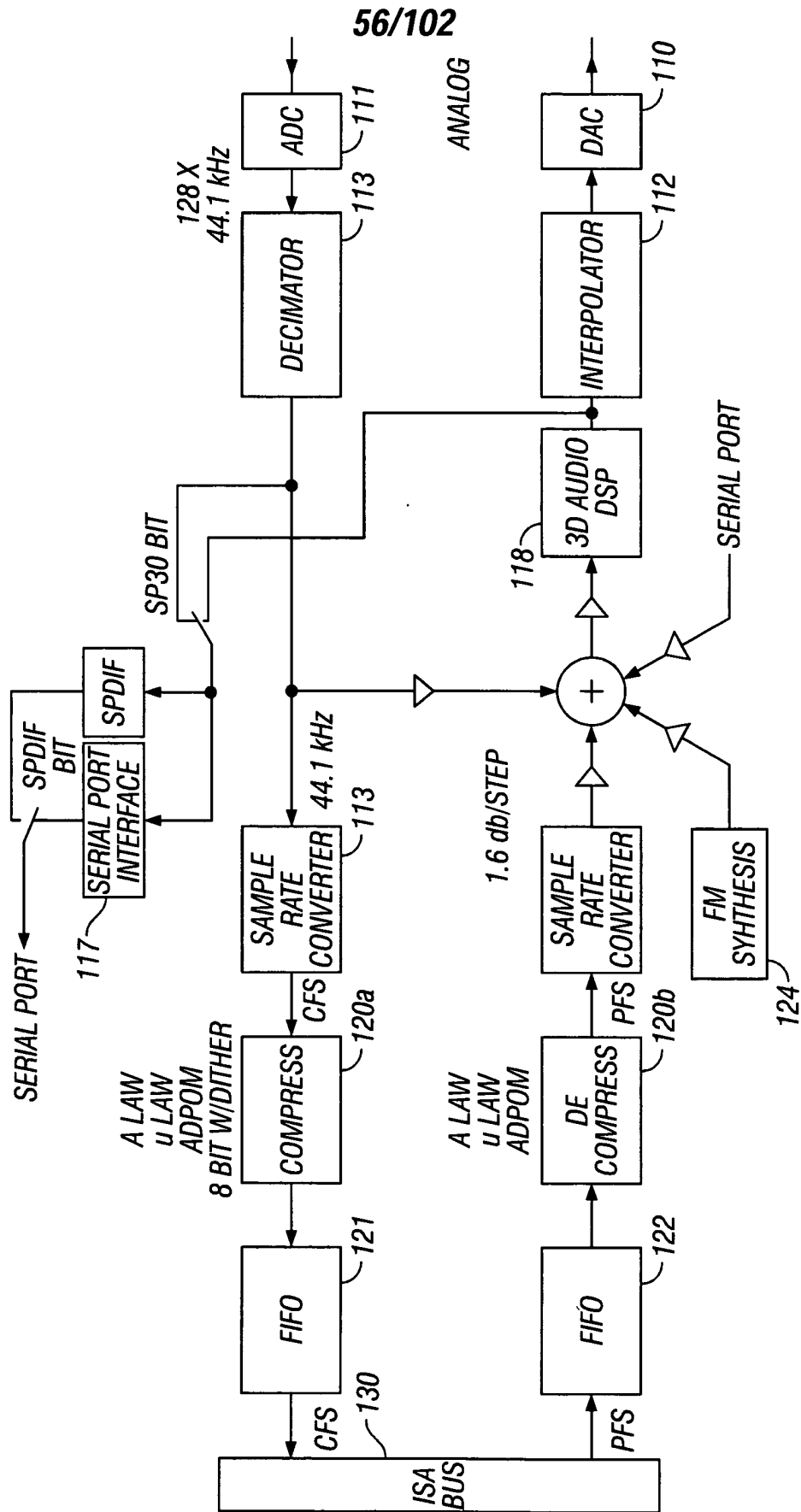


FIG. 42



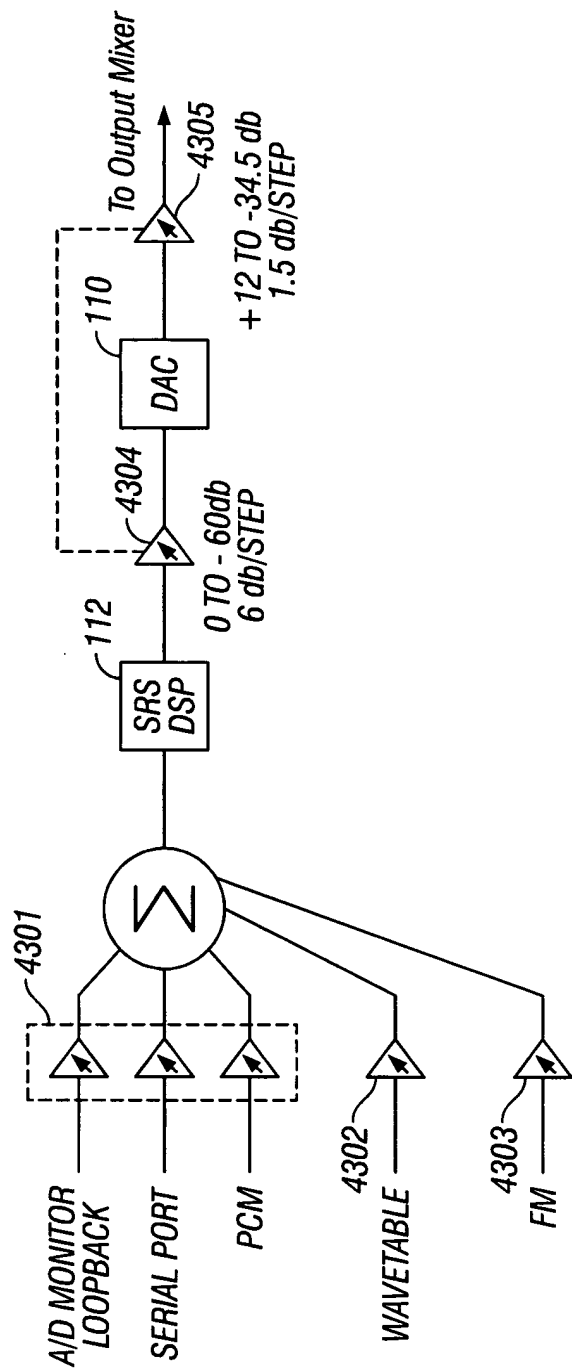


FIG. 43

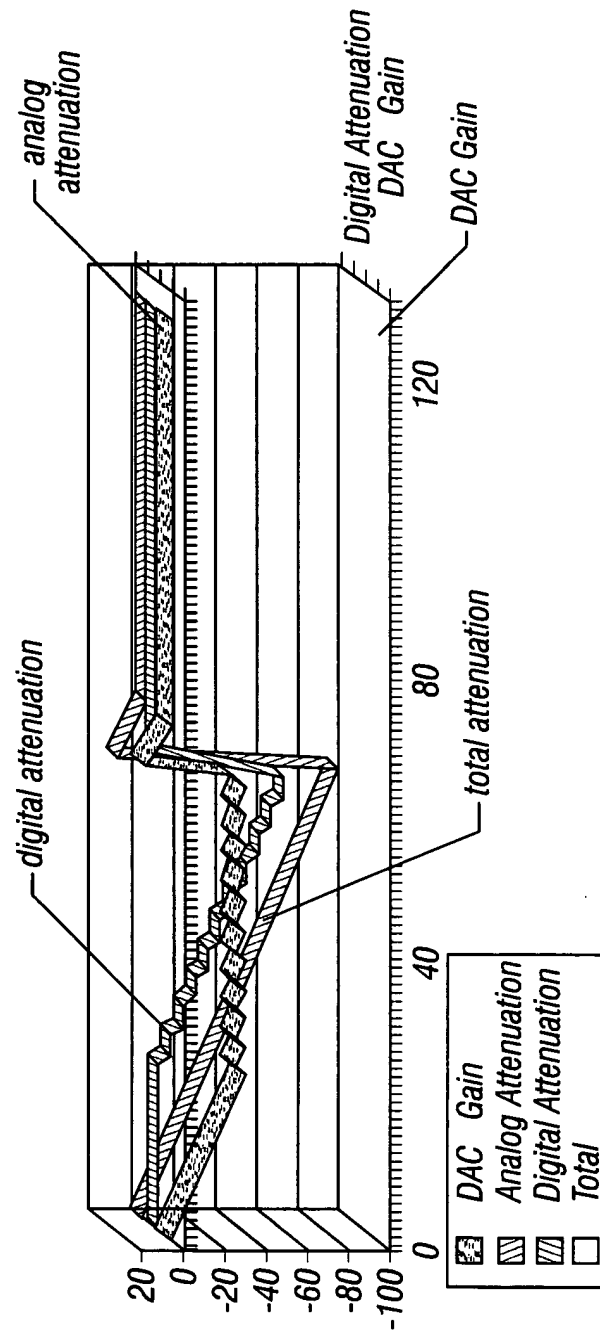


FIG. 44

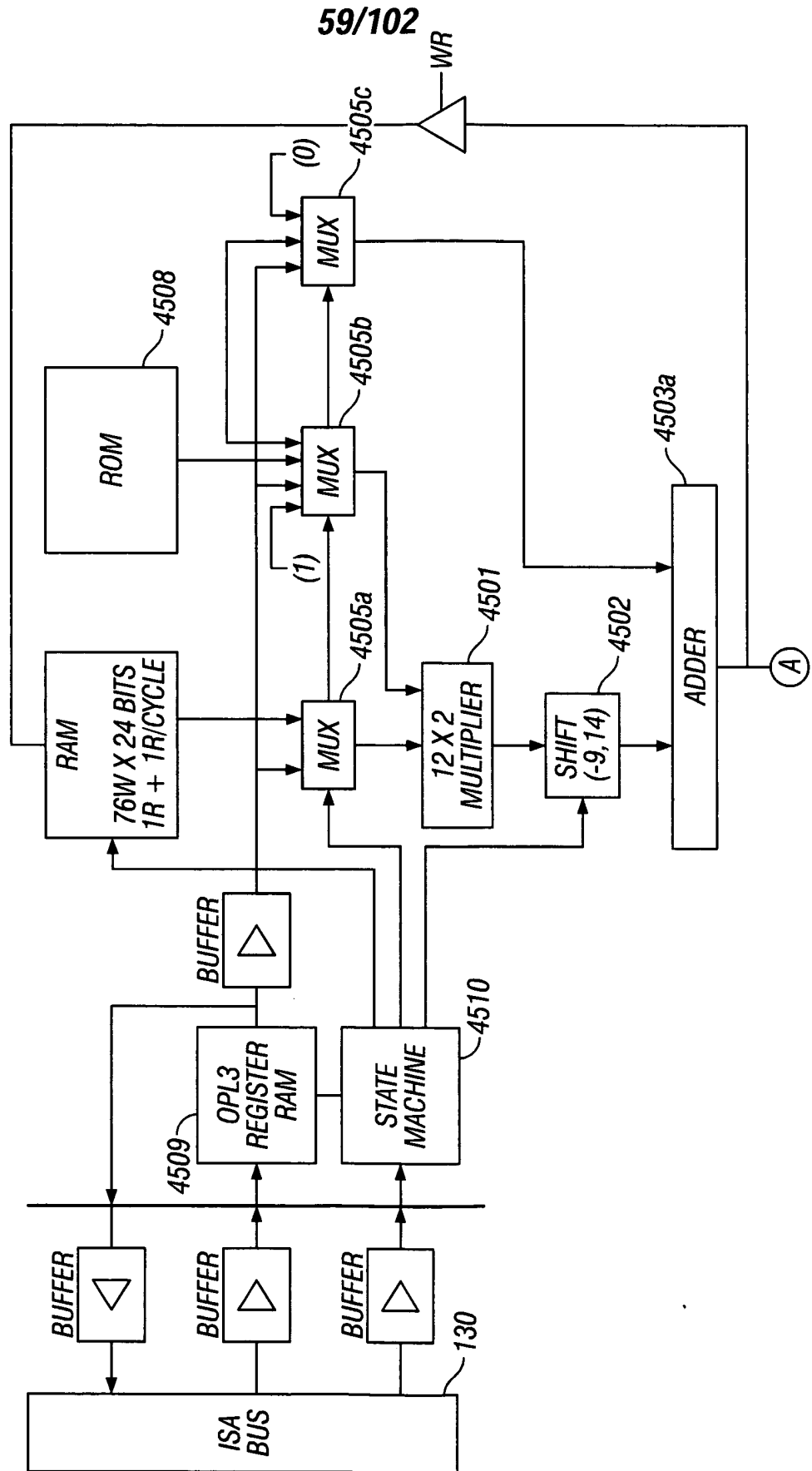


FIG. 45

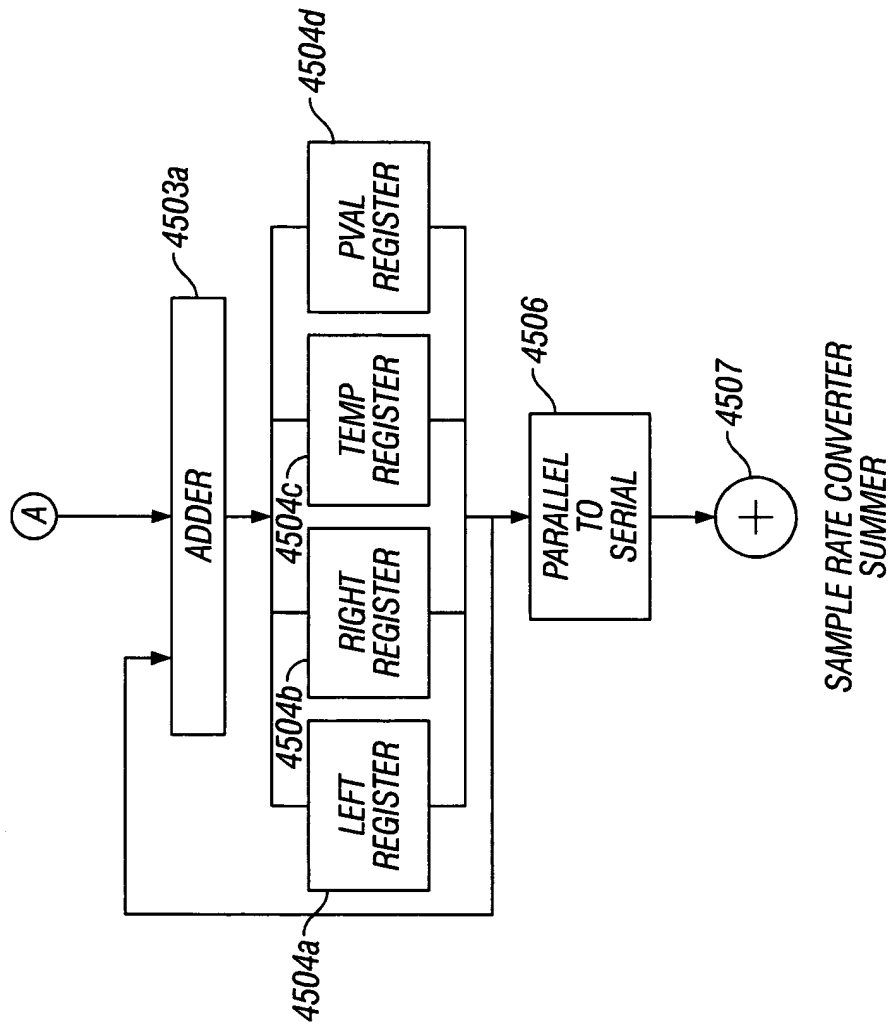


FIG. 45  
(Continued)

# 61/102

D7	D6	D5	D4	D3	D2	D1	D0
IRQ	FT1	FT2	res	res	res	res	BUSY

**FIG. 46A**

D7	D6	D5	D4	D3	D2	D1	D0
TEST	TEST	TEST	TEST	TEST	TEST	TEST	TEST

**FIG. 46B**

D7	D6	D5	D4	D3	D2	D1	D0
TIM1-7	TIM1-6	TIM1-5	TIM1-4	TIM1-3	TIM1-2	TIM1-1	TIM1-0

**FIG. 46C**

D7	D6	D5	D4	D3	D2	D1	D0
TIM2-7	TIM2-6	TIM2-5	TIM2-4	TIM2-3	TIM2-2	TIM2-1	TIM2-0

**FIG. 46D**

D7	D6	D5	D4	D3	D2	D1	D0
RST	MT1	MT2	—	—	—	ST2	ST1

**FIG. 46E**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	CSEL5	CSEL4	CSEL3	CSEL2	CSEL1	CSEL0

**FIG. 46F**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	NEW3	—	NEW

**FIG. 46G**

## 62/102

D7	D6	D5	D4	D3	D2	D1	D0
—	NTS	—	—	—	—	—	—

**FIG. 46H**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	—	PD	PS

**FIG. 46I**

0x20-35

D7	D6	D5	D4	D3	D2	D1	D0
AM	—	—	—	—	—	—	—

(Register Array 0,1)

0xBD

D7	D6	D5	D4	D3	D2	D1	D0
DAM	—	—	—	—	—	—	—

**FIG. 46J**

0x20-35

D7	D6	D5	D4	D3	D2	D1	D0
—	—	VIB	—	—	—	—	—

(Register Array 0,1)

0xBD

D7	D6	D5	D4	D3	D2	D1	D0
—	—	DVB	—	—	—	—	—

**FIG. 46K**

0x20-35

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	EGT	—	—	—	—

(Register Array 0,1)

**FIG. 46L**

## 63/102

0x20-35

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	KSR	—	—	—

(Register Array 0,1)

**FIG. 46M**

0x20-35

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	MULT3	MULT2	MULT1	MULT0

(Register Array 0,1)

**FIG. 46N**

0x40-55

D7	D6	D5	D4	D3	D2	D1	D0
—	—	L5	L4	L3	L2	L1	L0

(Register Array 0,1)

**FIG. 46O**

0x40-55

D7	D6	D5	D4	D3	D2	D1	D0
KSL1	KSLO	—	—	—	—	—	—

(Register Array 0,1)

**FIG. 46P**

0x60-75

D7	D6	D5	D4	D3	D2	D1	D0
AR3	AR2	AR1	AR0	—	—	—	—

(Register Array 0,1)

**FIG. 46Q**

0x60-75

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	DR3	DR2	DR1	DR0

(Register Array 0,1)

**FIG. 46R**

0x60-75

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	RR3	RR2	RR1	RR0

(Register Array 0,1)

**FIG. 46S**

## 64/102

D7	D6	D5	D4	D3	D2	D1	D0
SL3	SL2	SL1	SL0	—	—	—	—

(Register Array 0,1)

**FIG. 46T**

0xA0-A8

D7	D6	D5	D4	D3	D2	D1	D0
F7	F6	F5	F4	F3	F2	F1	F1

0xB0-B8

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	—	F9	F8

(Register Array 0,1)

**FIG. 46U**

0xB0-B8

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	B2	B1	B0	—	—

(Register Array 0,1)

**FIG. 46V**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	KEYON	—	—	—	—	—

(Register Array 0,1)

**FIG. 46W**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	RHY	—	—	—	—	—

(Register Array 0)

**FIG. 46X**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	BD	SD	TOM	TC	HH

(Register Array 0)

**FIG. 46Y**



# 65/102

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	—	—	CNT

(Register Array 0,1)

**FIG. 46Z**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	FB2	FB1	FB0	—

(Register Array 0,1)

FB	0	1	2	3	4	5	6	7
Modulation Rate	0	$\pi/16$	$\pi/8$	$\pi/4$	$\pi/2$	$\pi$	$2\pi$	$4\pi$

(Register Array 0,1)

**FIG. 46AA**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	CHOA	CHOA	—	—	—	—

(Register Array 0,1)

**FIG. 46AB**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	WS2	WS1	WS0

(Register Array 0,1)

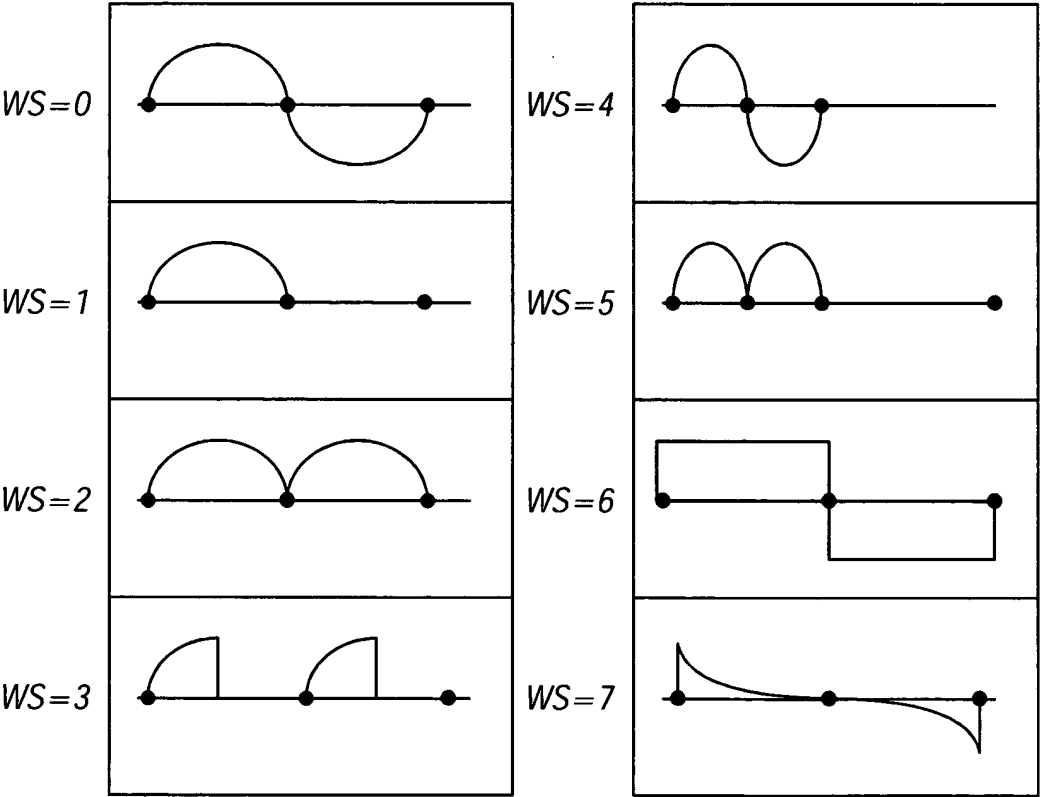


FIG. 46AC

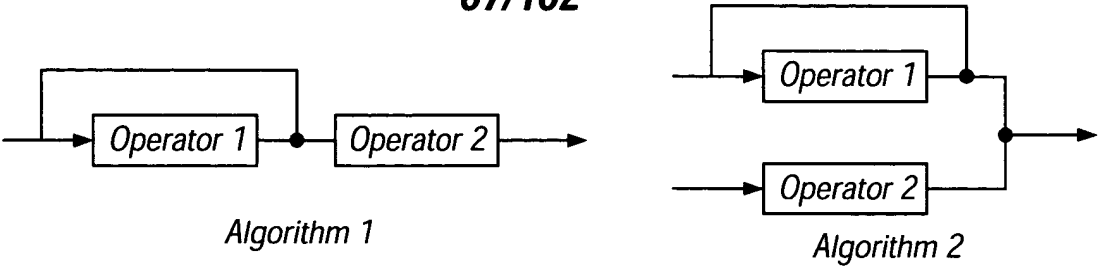


FIG. 47

A1	Channel Number	CNT bit register	
		CNTn	CNTn+3
0	1	C0H	C3H
	2	C1H	C4H
	3	C2H	C5H
1	4	C3H	C3H
	5	C4H	C4H
	6	C5H	C5H

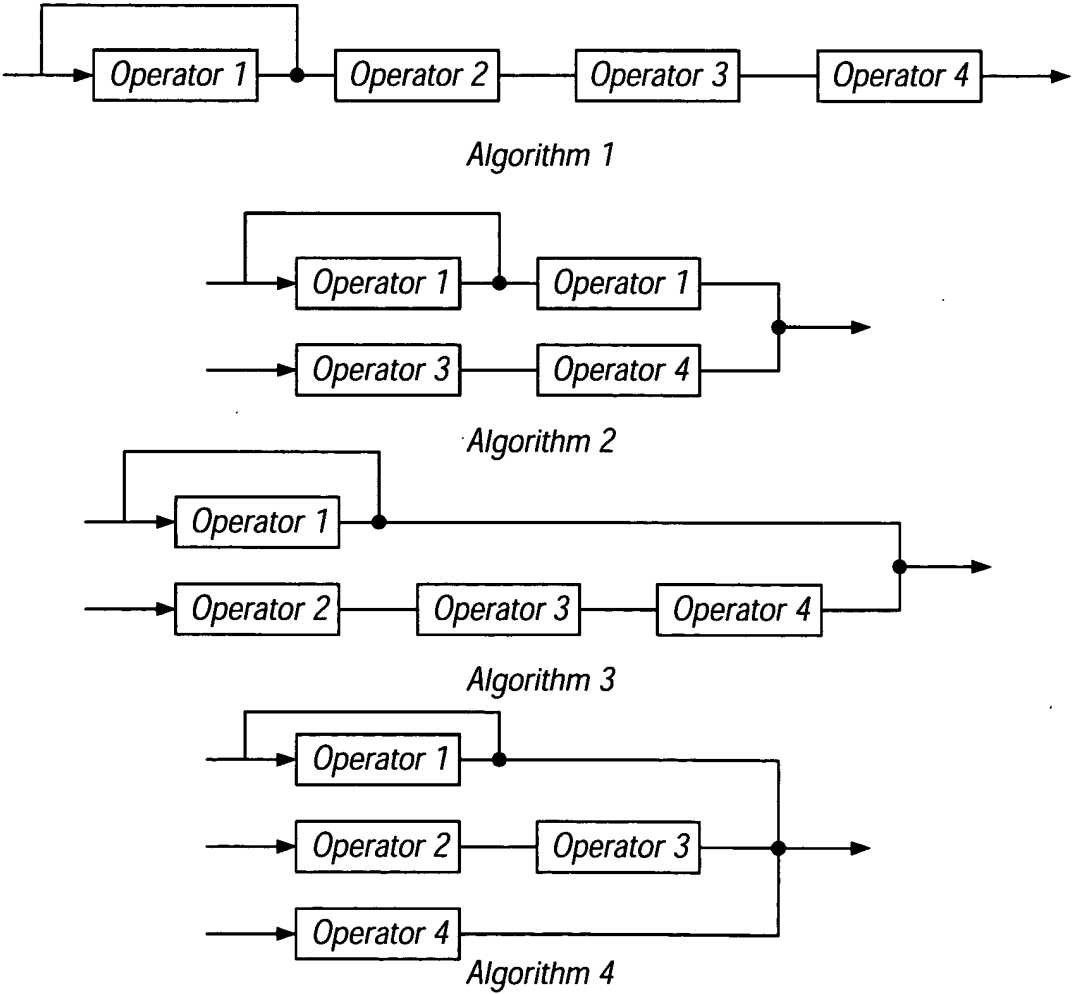
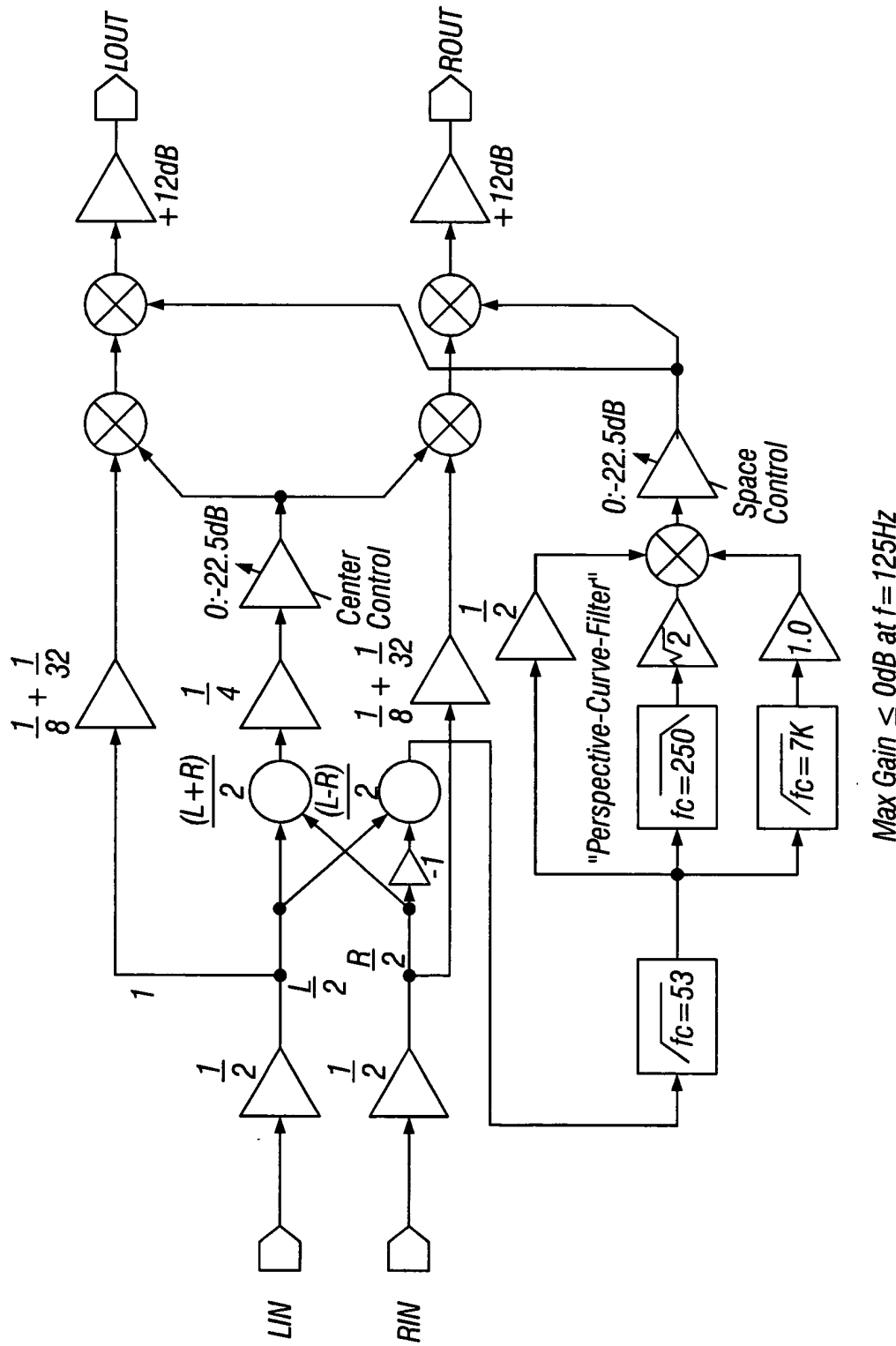


FIG. 48



Max Gain  $\leq 0\text{dB}$  at  $f = 125\text{Hz}$

FIG. 49

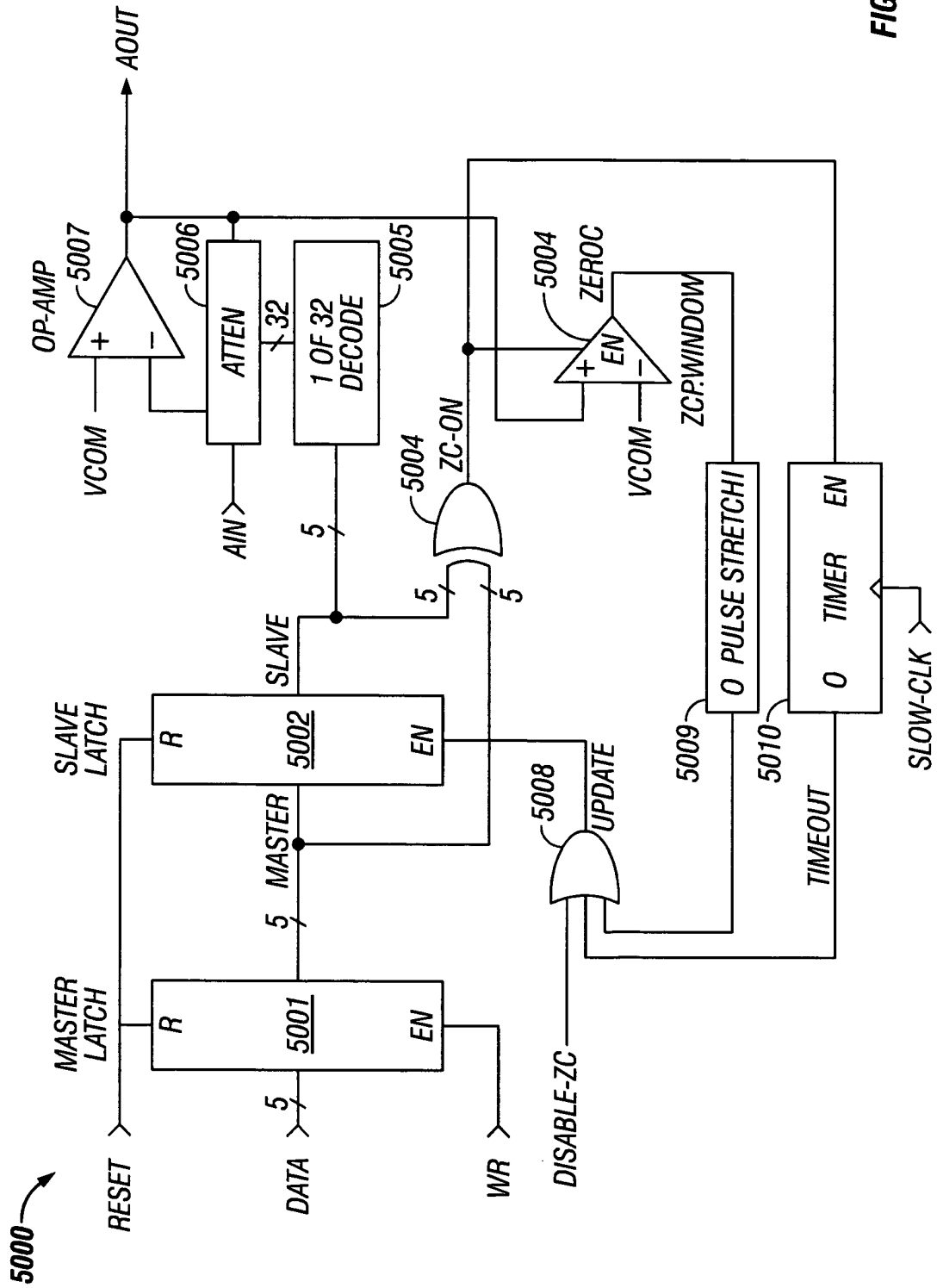


FIG. 50A

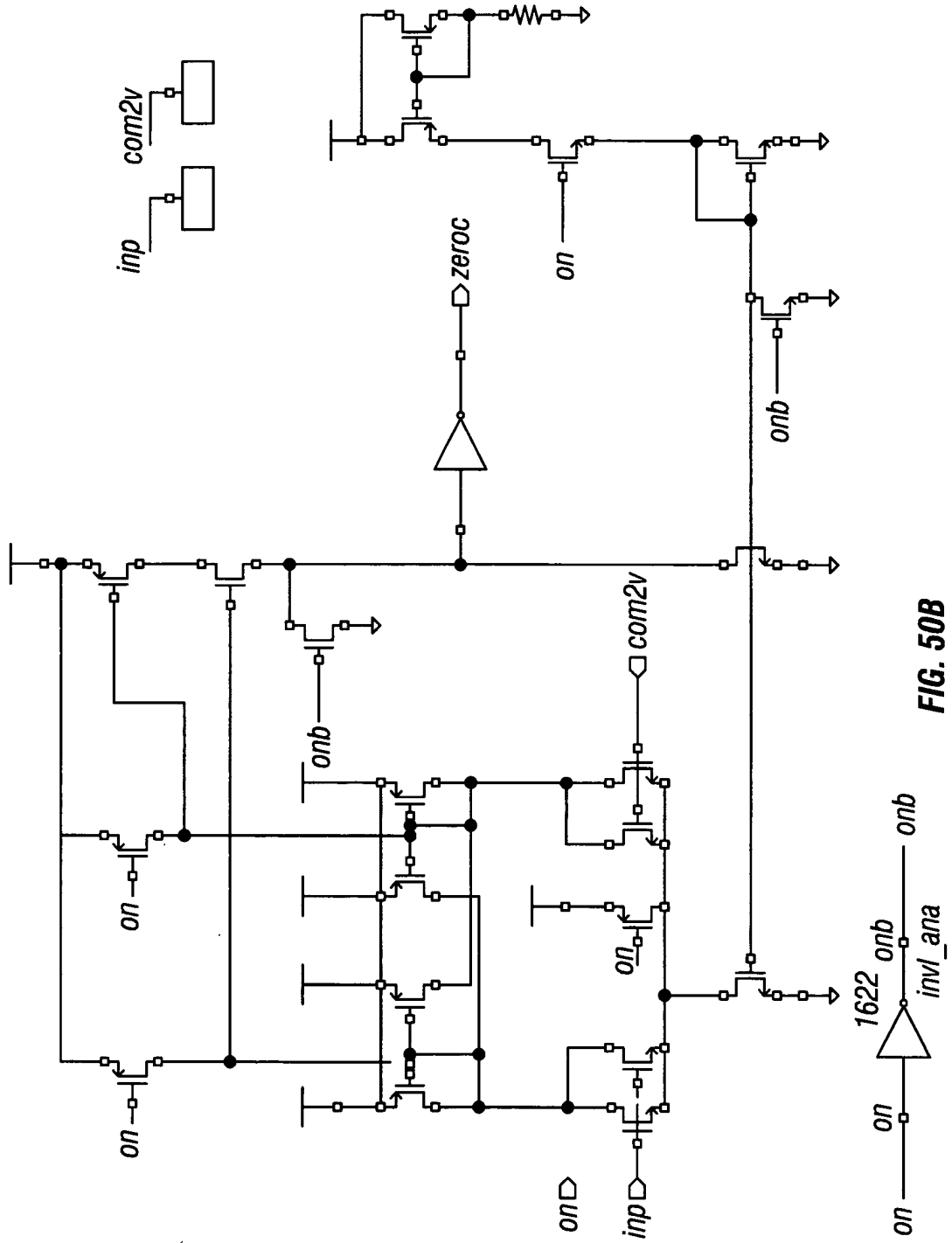


FIG. 50B

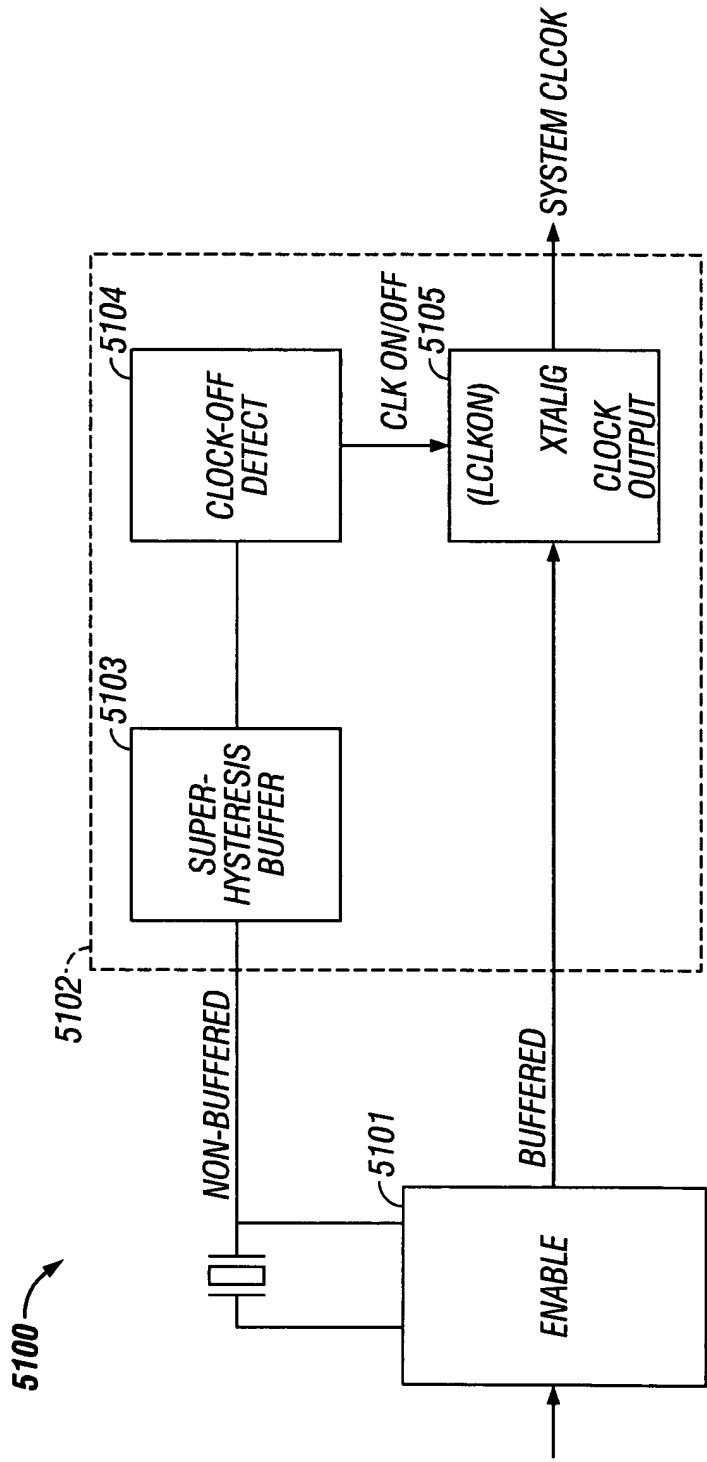


FIG. 51

D7	D6	D5	D4	D3	D2	D1	D0
SPC3	SPC2	SPC1	SPC0	CNT3	CNT2	CNT1	CNT0

FIG. 52A

D7	D6	D5	D4	D3	D2	D1	D0
3DEN	3DMON	3DSP	QSEN	res	res	res	res

FIG. 52B

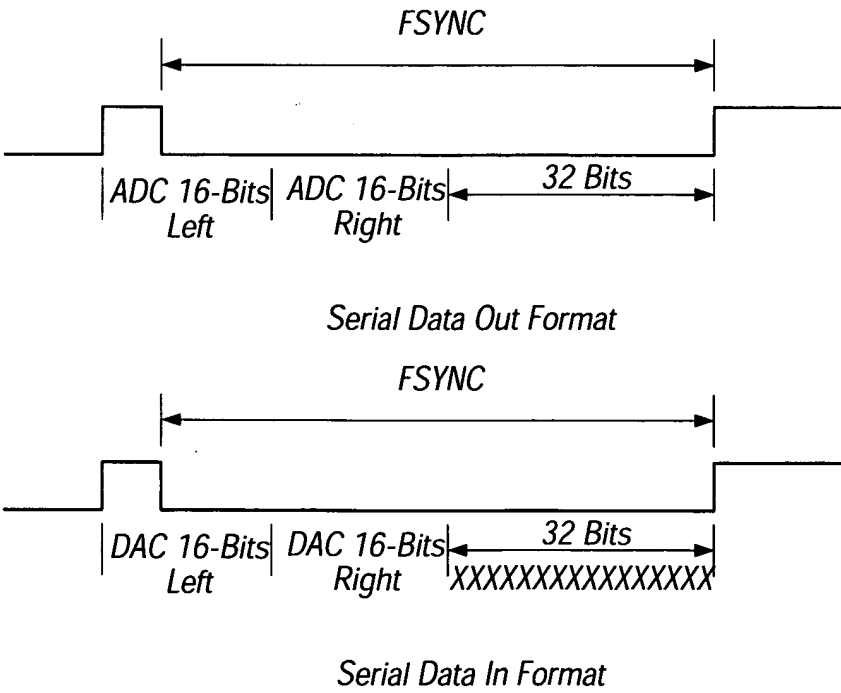
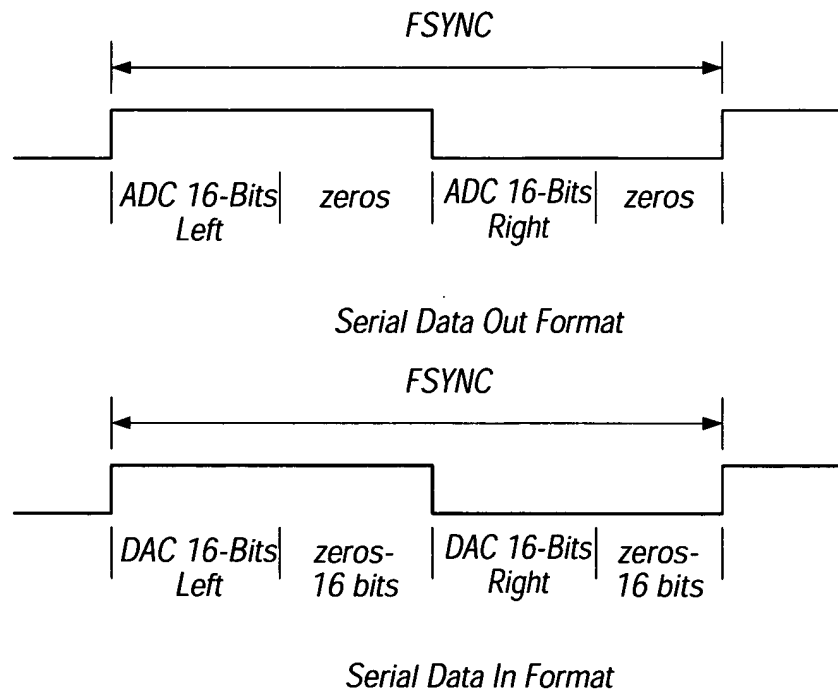


FIG. 53

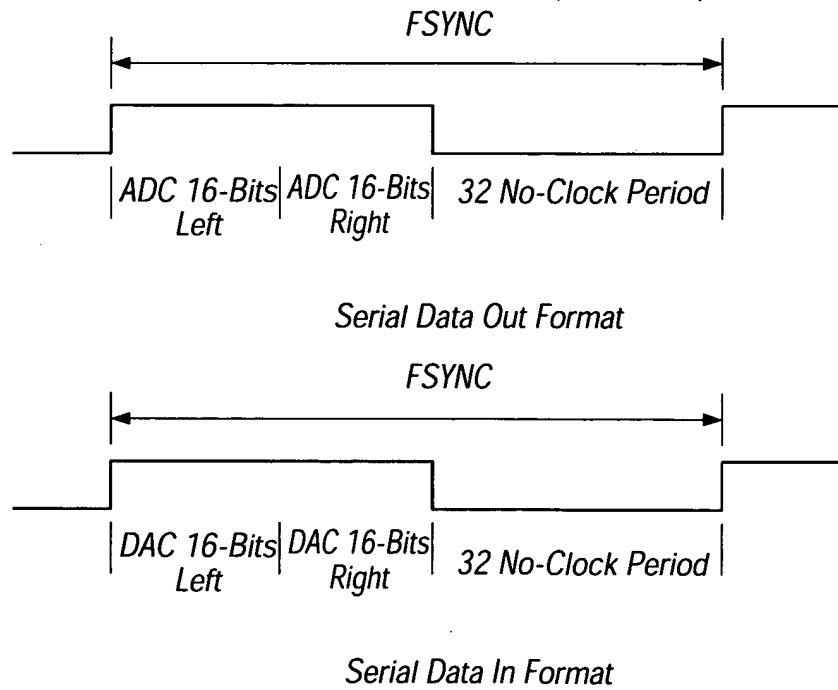


**73/102**

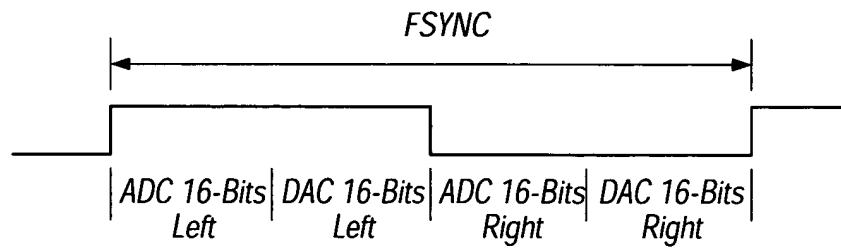
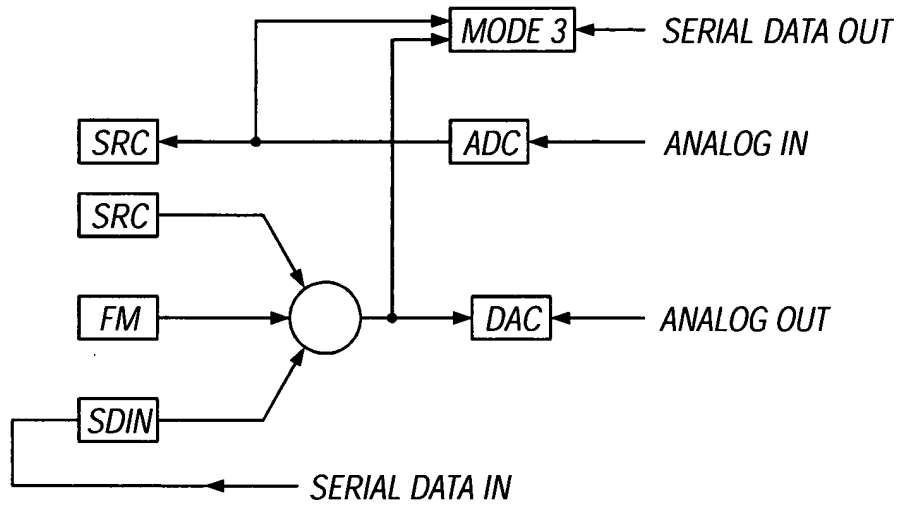


**FIG. 54**

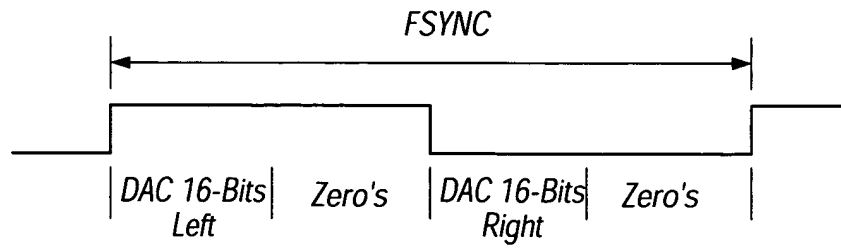
16.1.2.3 Serial Port Mode 1 (SF1,0 = 10)



**FIG. 55**



Serial Data Out Format



Serial Data In Format

**FIG. 56**

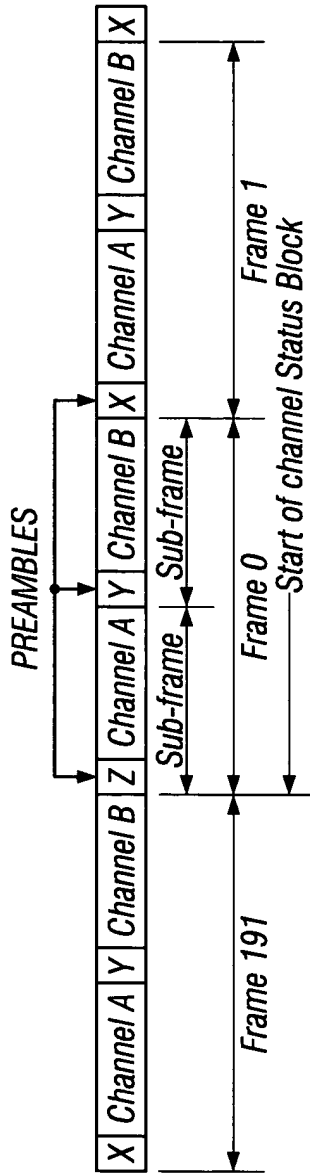


FIG. 57

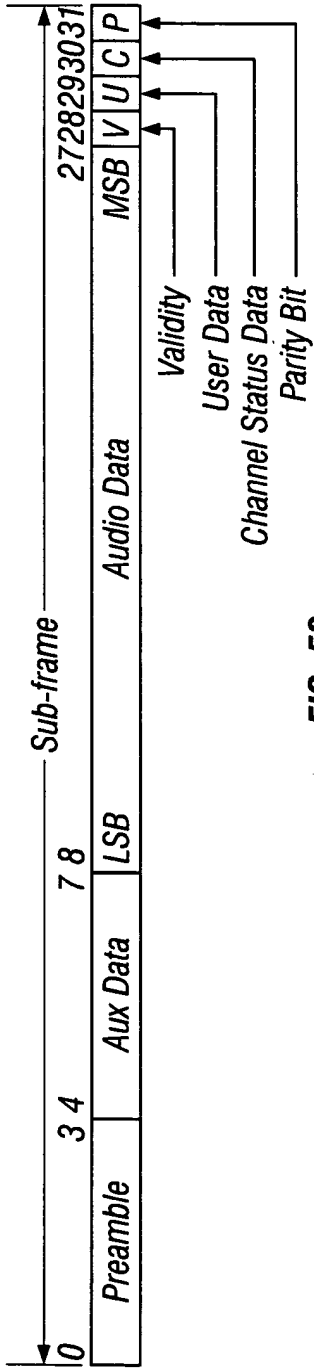


FIG. 58

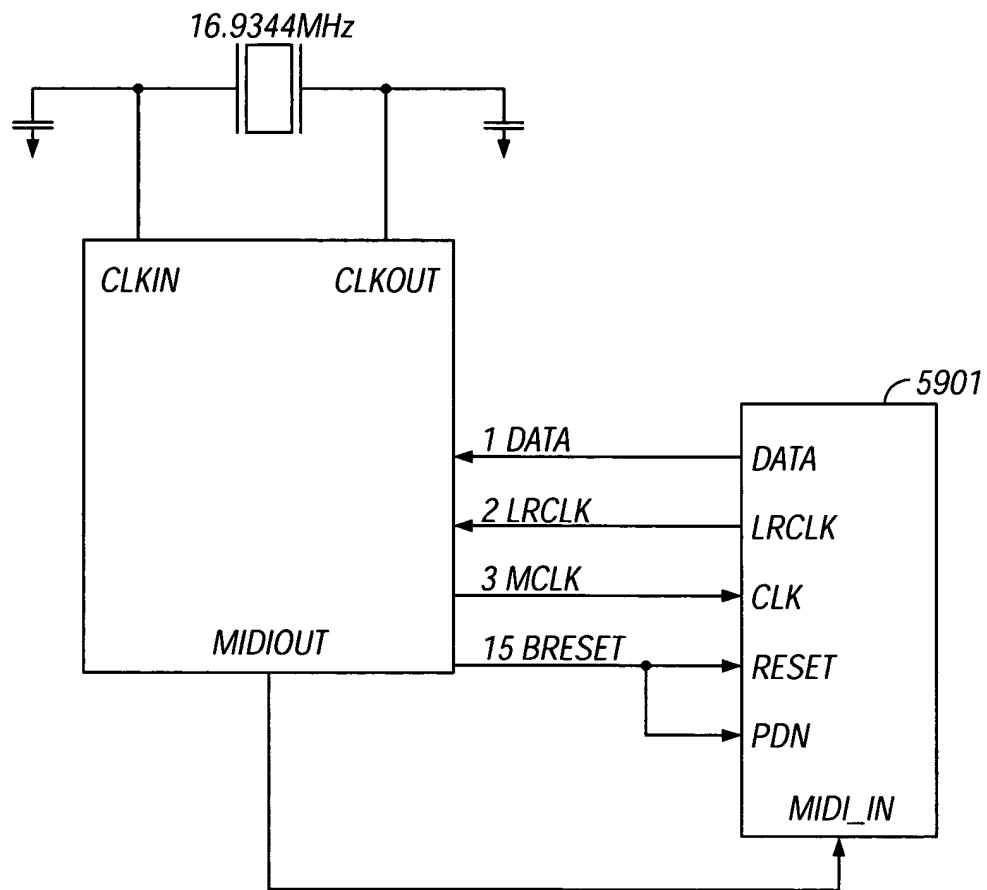


FIG. 59

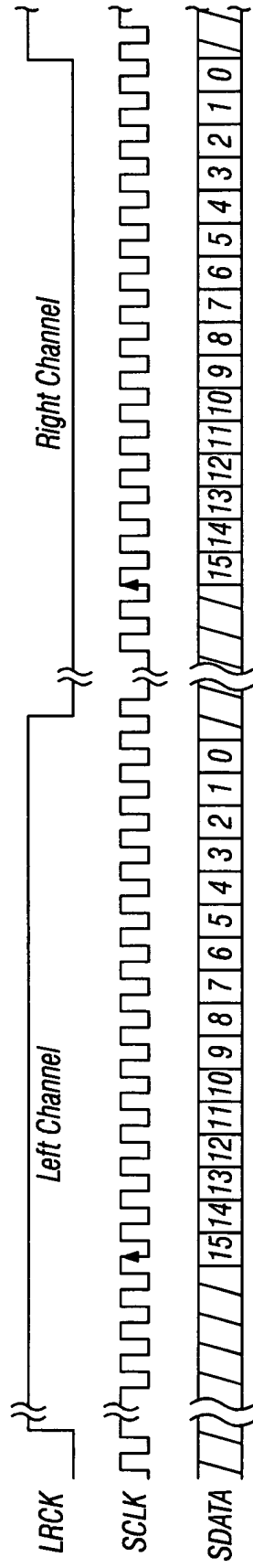


FIG. 60

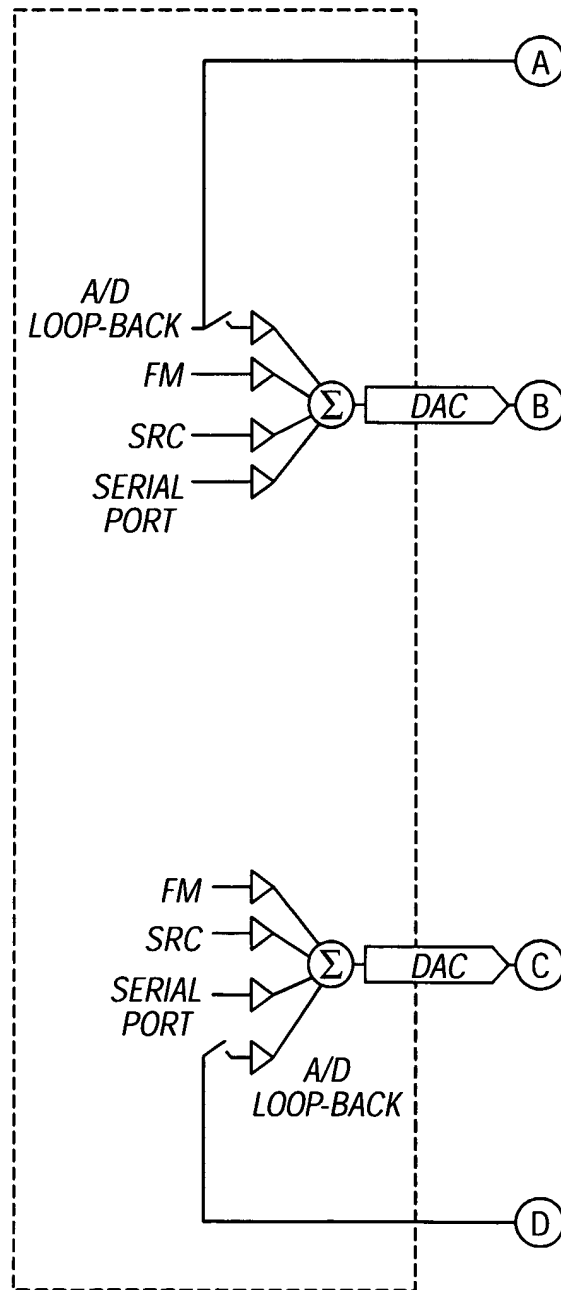
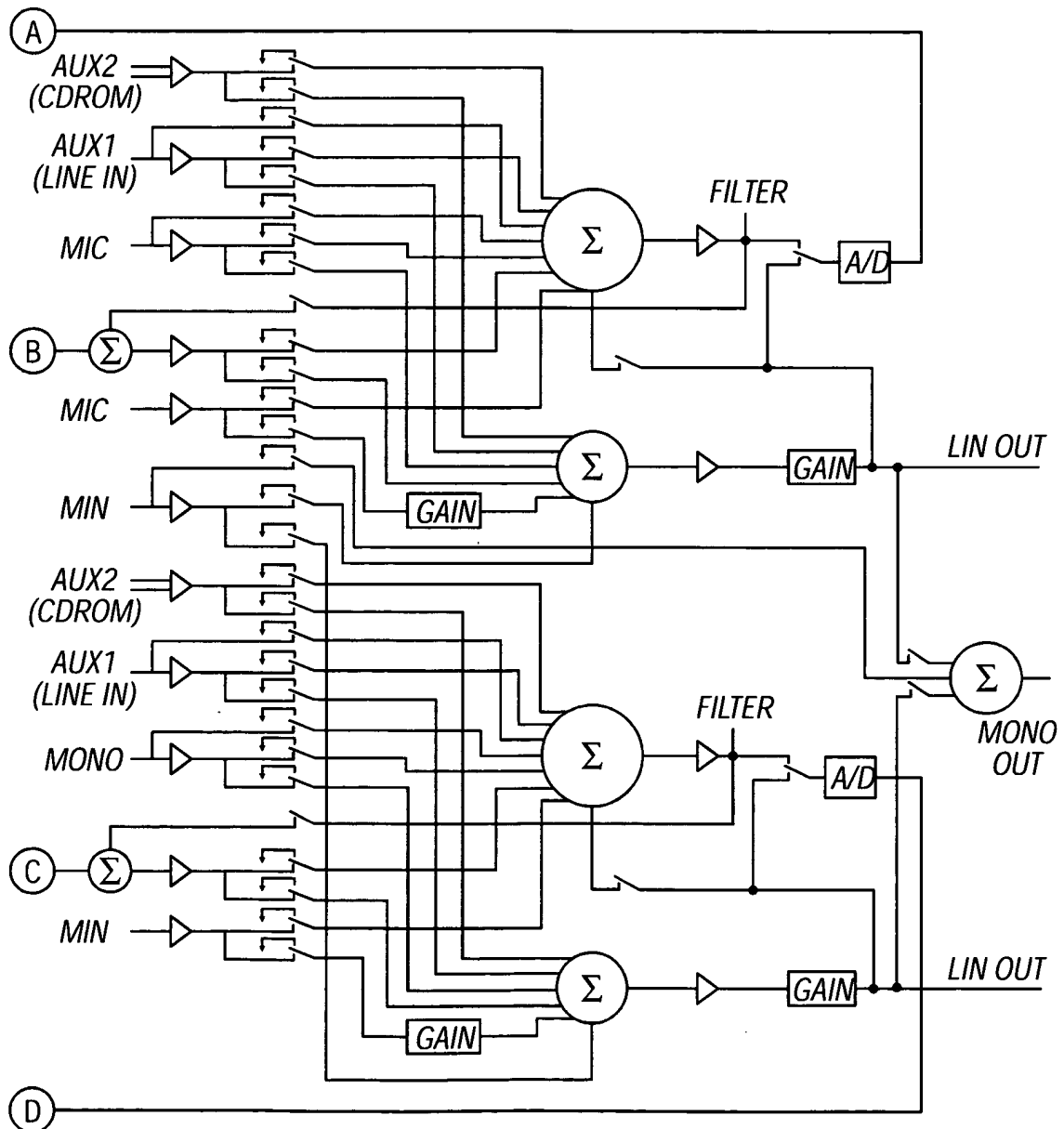


FIG. 61



**FIG. 61**  
**(Continued)**

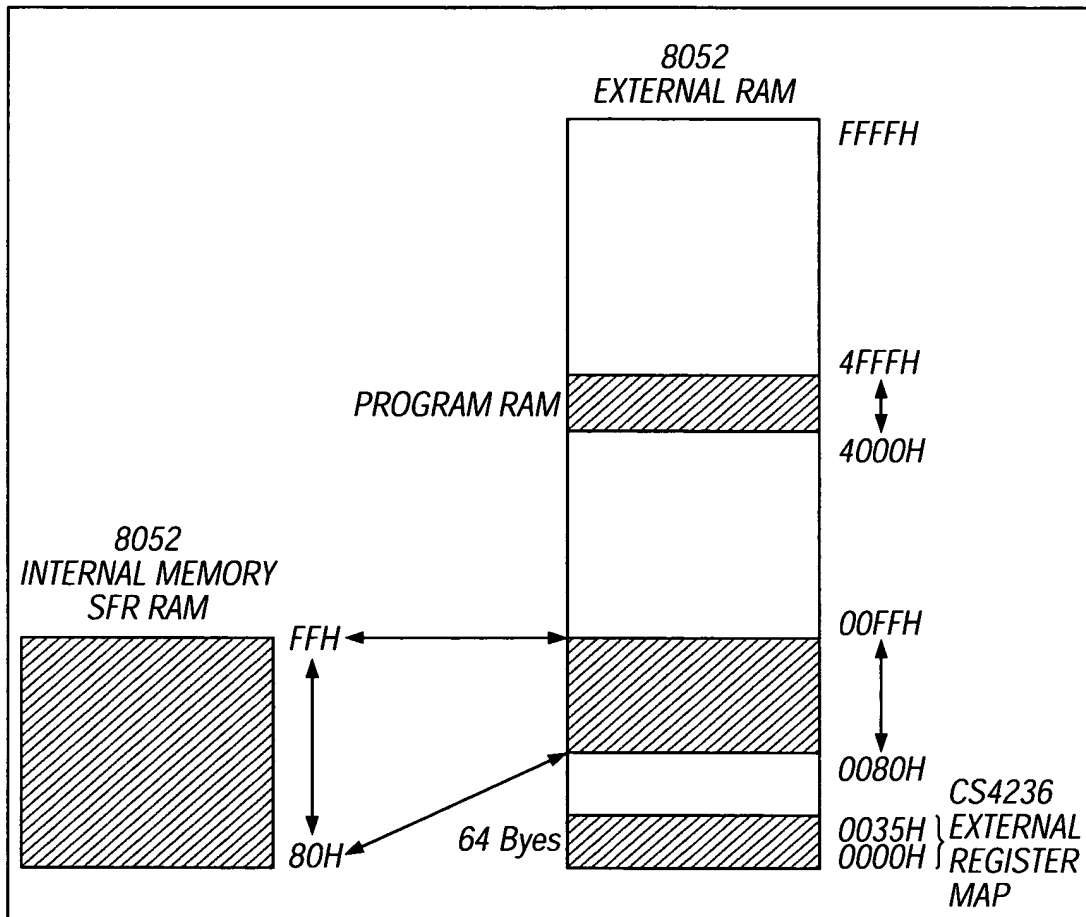


FIG. 62



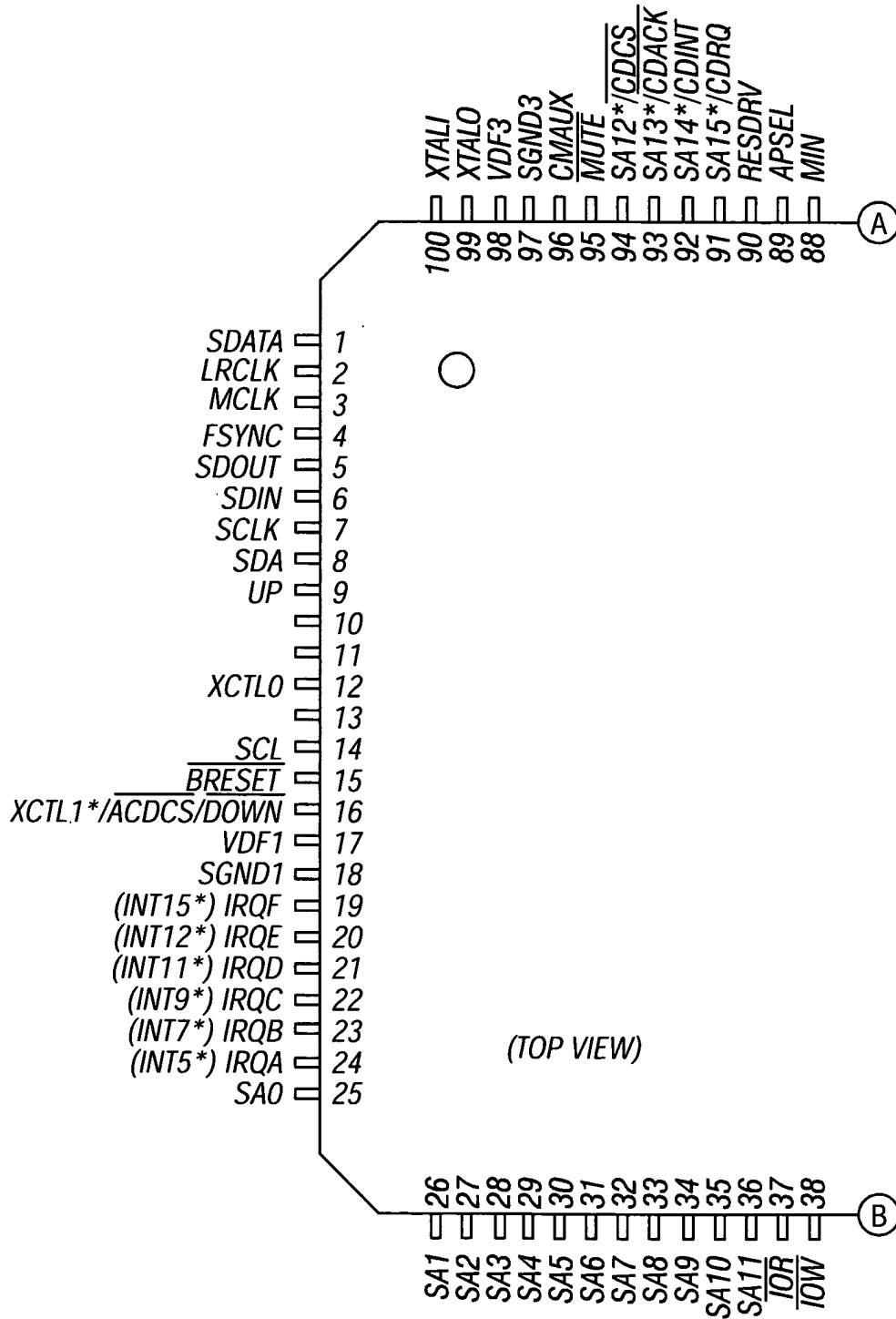
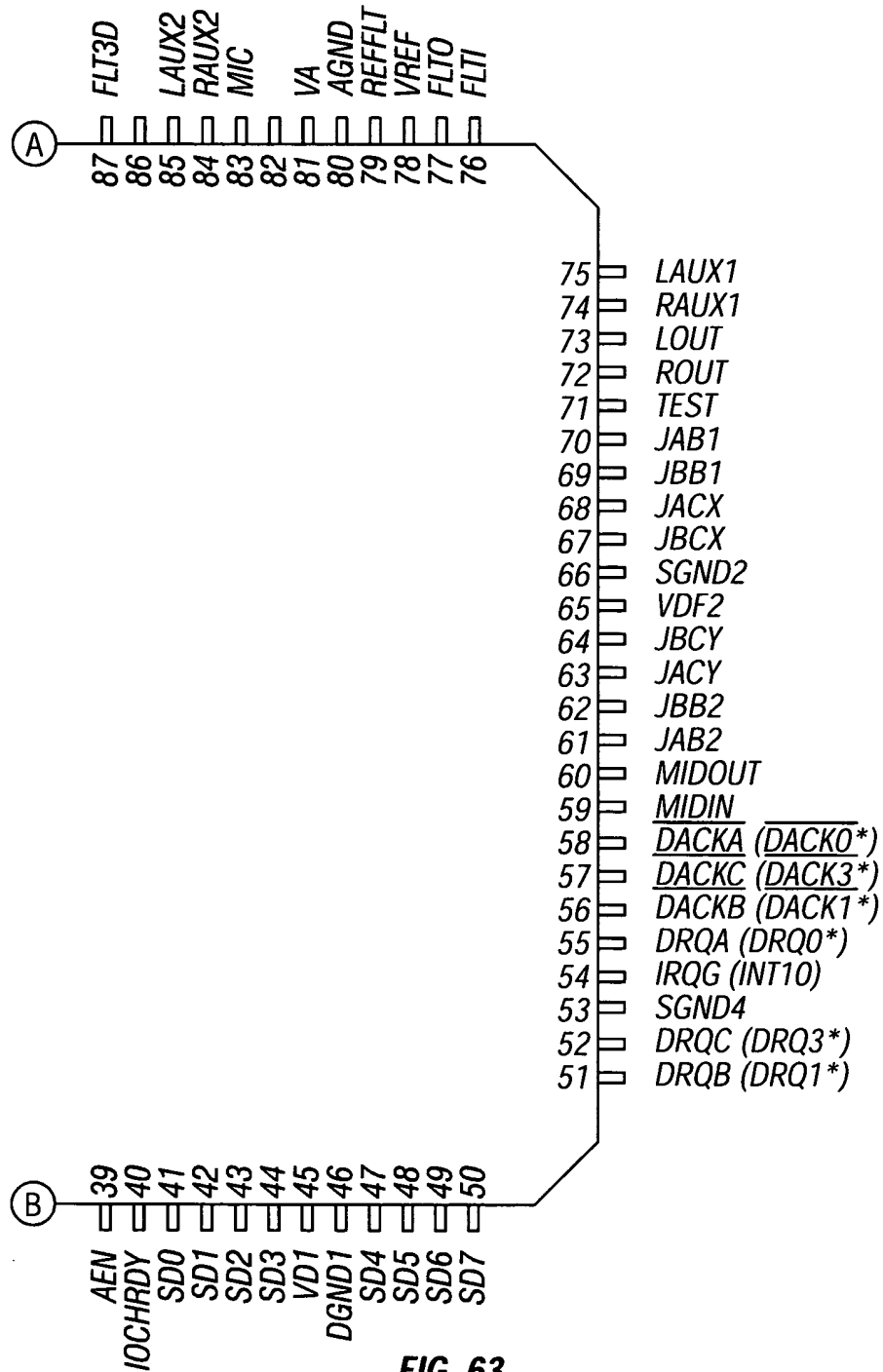


FIG. 63



**FIG. 63**  
(Continued)

83/102

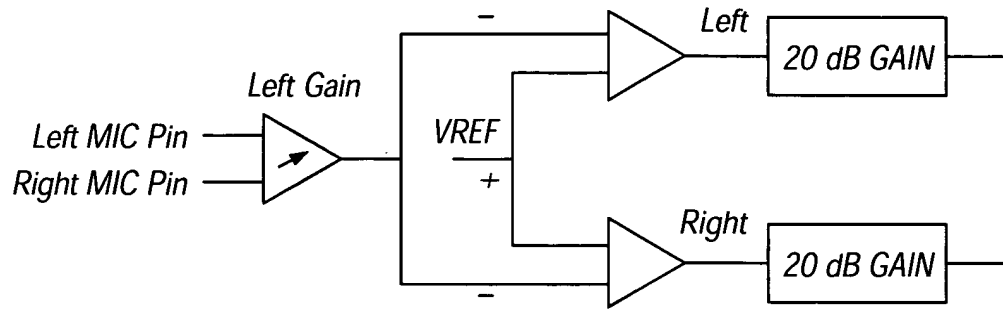


FIG. 64A

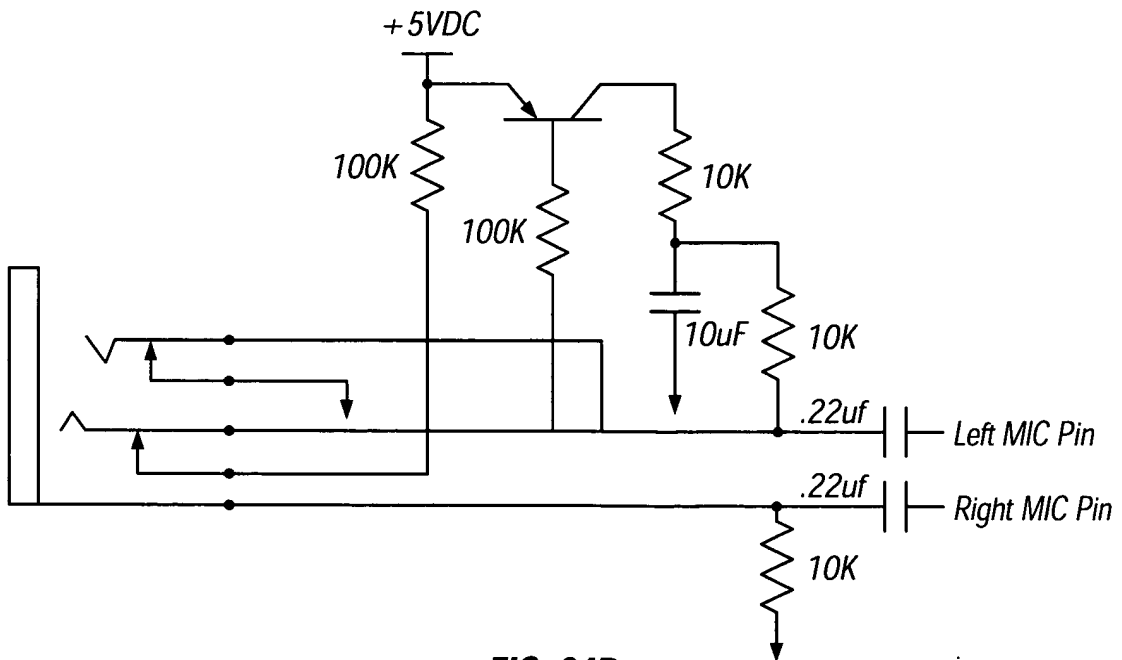


FIG. 64B

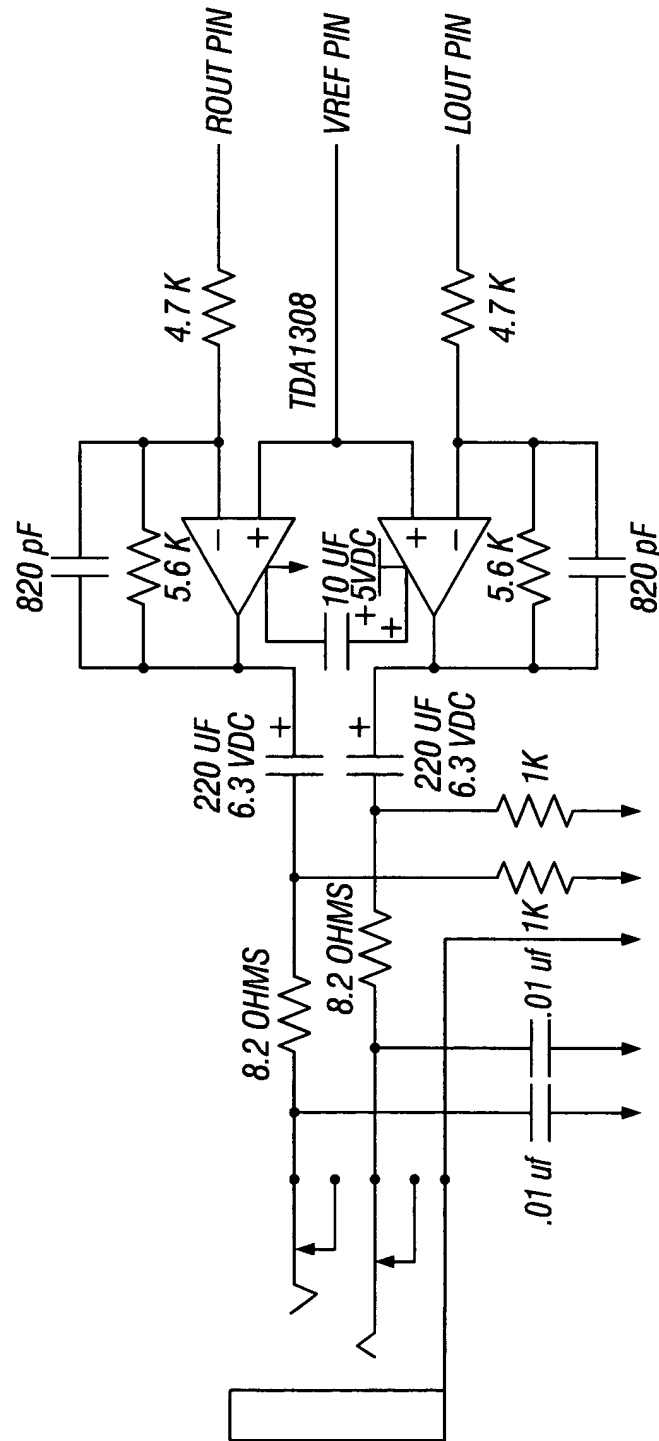


FIG. 65

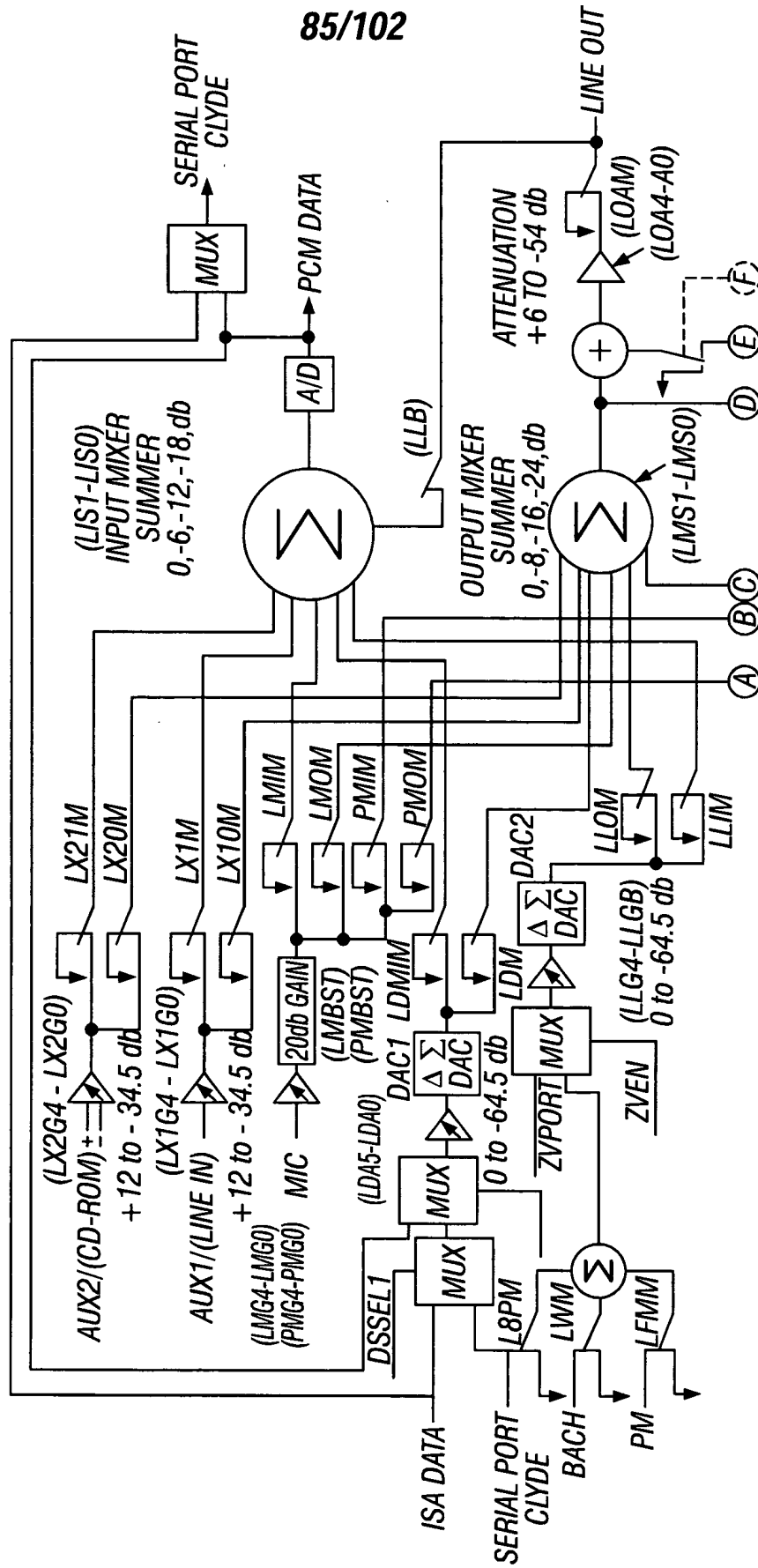
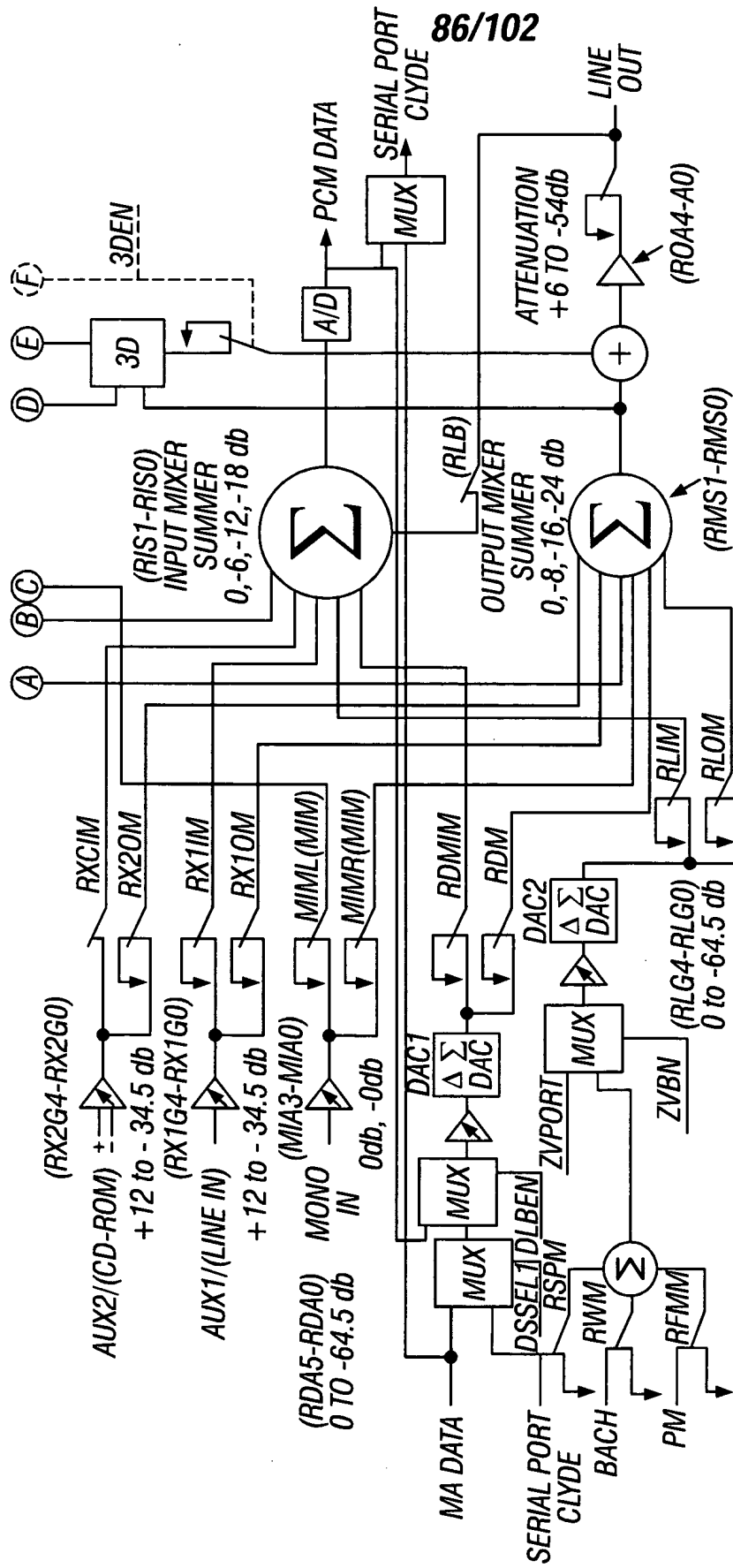


FIG. 66



**FIG. 66**  
(Continued)

## 87/102

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>V2</i>	<i>V1</i>	<i>V0</i>	<i>CID4</i>	<i>CID3</i>	<i>CID2</i>	<i>CID1</i>	<i>CID0</i>

**FIG. 67**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>FB7</i>	<i>FB6</i>	<i>FB5</i>	<i>FB4</i>	<i>FB3</i>	<i>FB2</i>	<i>FB1</i>	<i>FB0</i>

**FIG. 68**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PRA7</i>	<i>PRA6</i>	<i>PRA5</i>	<i>PRA4</i>	<i>PRA3</i>	<i>PRA2</i>	<i>PRA1</i>	<i>PRA0</i>

**FIG. 69A**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>PRE7</i>	<i>PRE6</i>	<i>PRE5</i>	<i>PRE4</i>	<i>PRE3</i>	<i>PRE2</i>	<i>PRE1</i>	<i>PRE0</i>

**FIG. 69B**

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	KEY2	KEY1/RD R	DRD	DWR	ADWR

**FIG. 70**

D7	D6	D5	D4	D3	D2	D1	D0
PM1	PM0	CONSW	PDC	PDP	PDM	JS1	JS0

**FIG. 71A**

D7	D6	D5	D4	D3	D2	D1	D0
PDDR	SRC	REF	MIXER	ADC	DAC	MICRO CONTROLLER 103	FM

**FIG. 71B**

D7	D6	D5	D4	D3	D2	D1	D0
CI9EN	XTAL	VREF	MIXER	ADC	DAC1	DAC2	SPORT

**FIG. 71C**



## 89/102

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>CWSS</i>	<i>ICTRL</i>	<i>ISB</i>	<i>IWSS</i>	<i>IMPU</i>	<i>IWT</i>	<i>IMV</i>	<i>res</i>

**FIG. 72**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
—	—	—	—	—	<i>SI2</i>	<i>SI1</i>	<i>SI0</i>

**FIG. 73**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>AMC7</i>	<i>AMC6</i>	<i>AMC5</i>	<i>AMC4</i>	<i>AMC3</i>	<i>AMC2</i>	<i>AMC1</i>	<i>AMC0</i>

**FIG. 74**

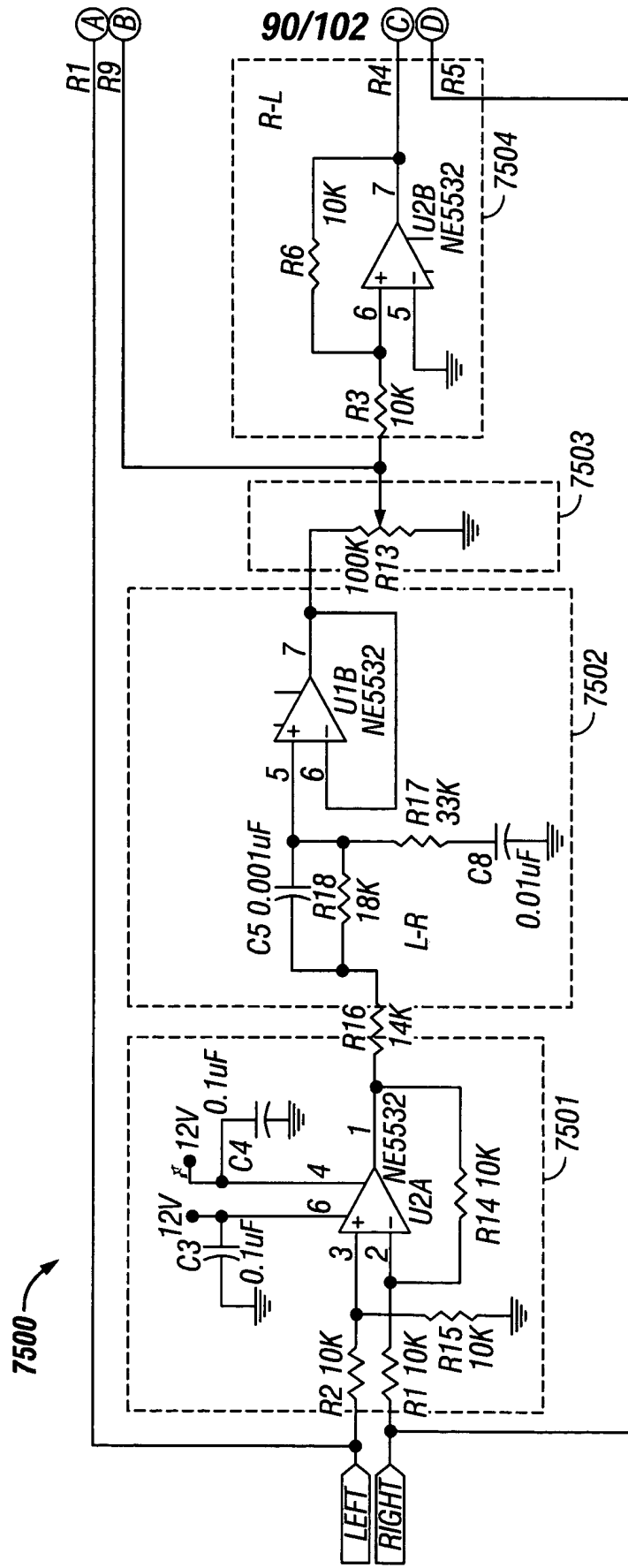


FIG. 75A

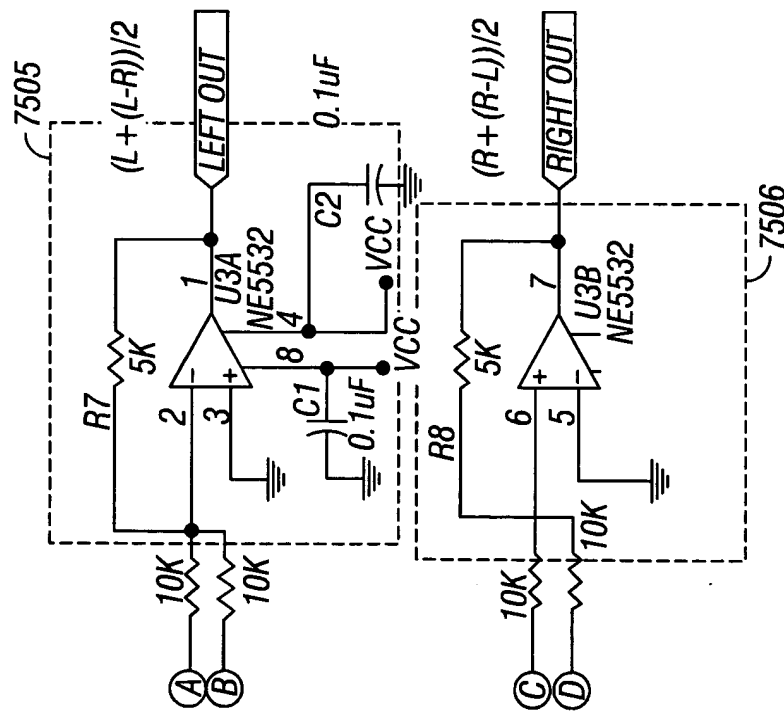
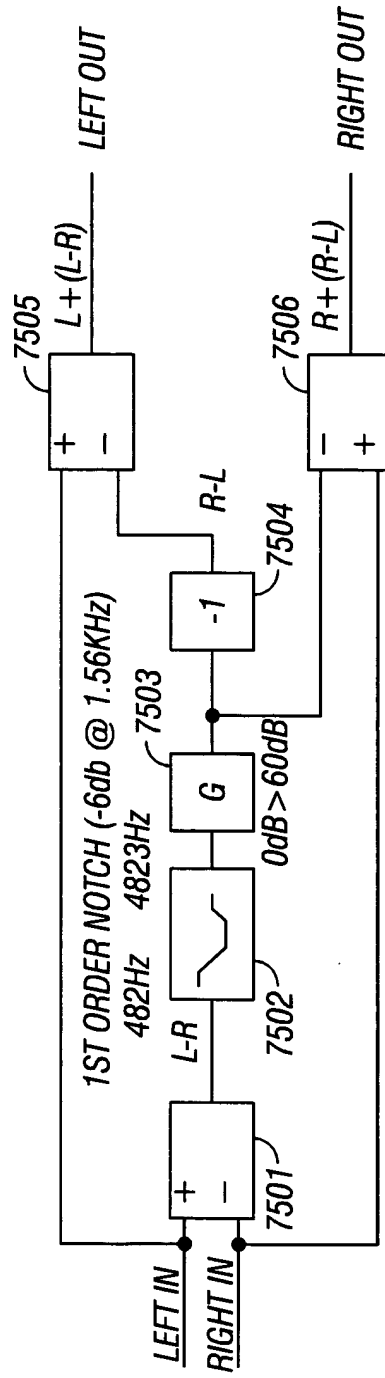


FIG. 75A  
(Continued)



**FIG. 75A**  
(Continued)

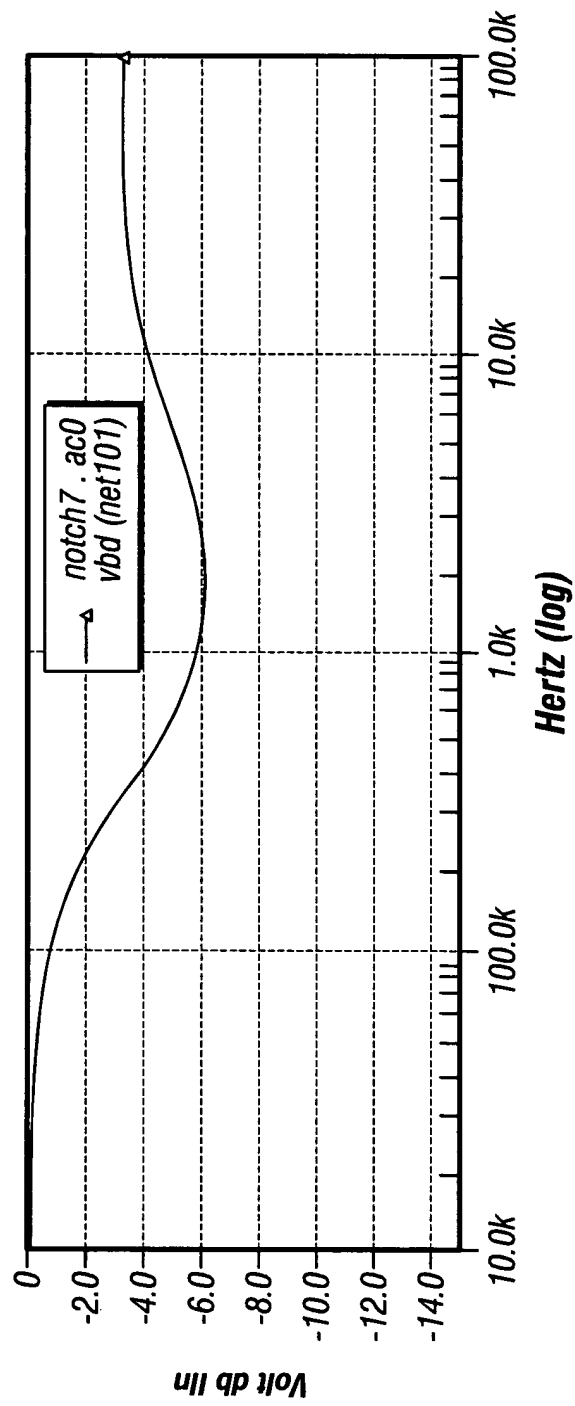


FIG. 75B

D7	D6	D5	D4	D3	D2	D1	D0
PAE	res	AUX1R	<b>3DEN</b>	DSSEL1	res	ZVEN	DLBEN

FIG. 75C

D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	<b>3DEN</b>	res	res	res	res

FIG. 75D

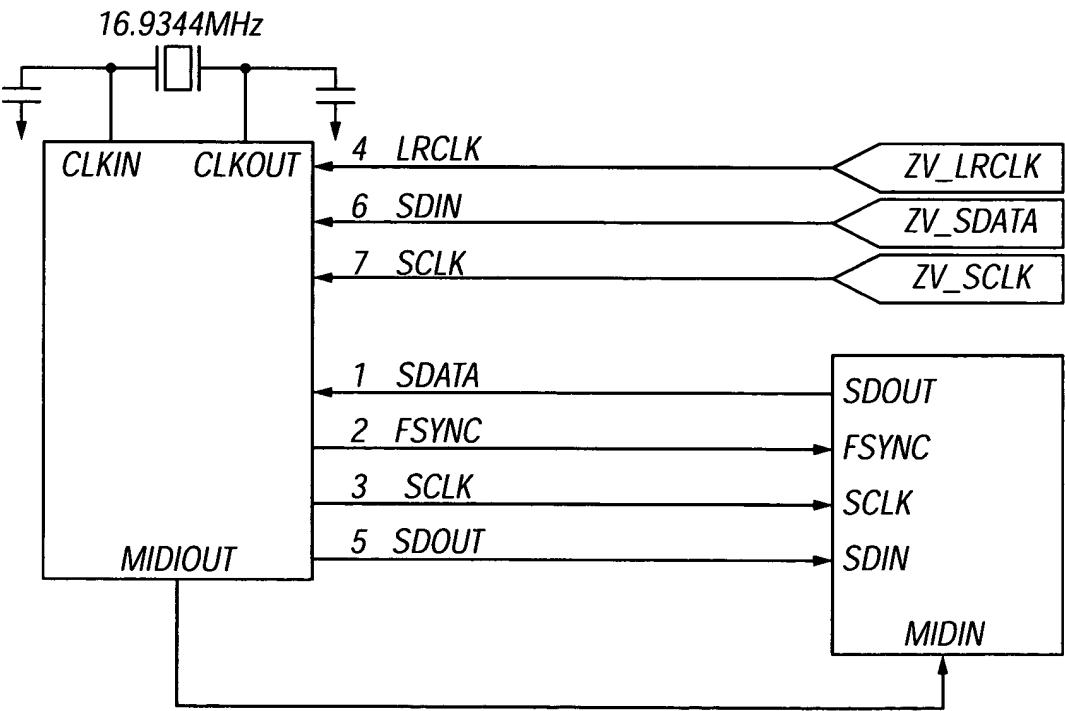


FIG. 76

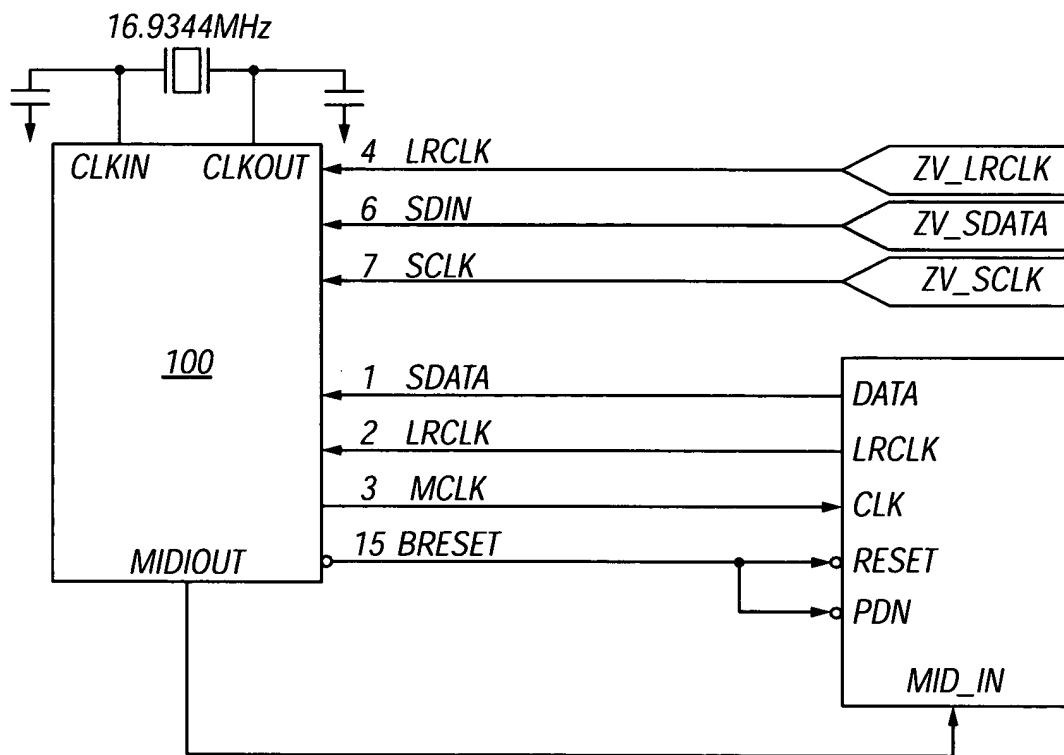


FIG. 77

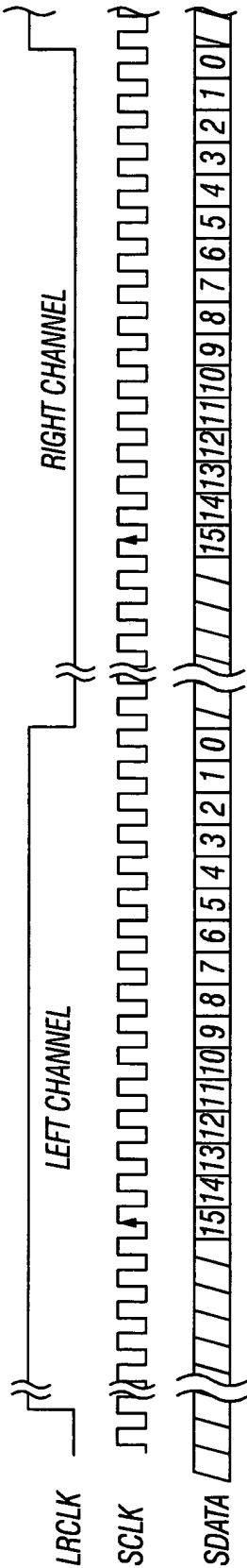


FIG. 78

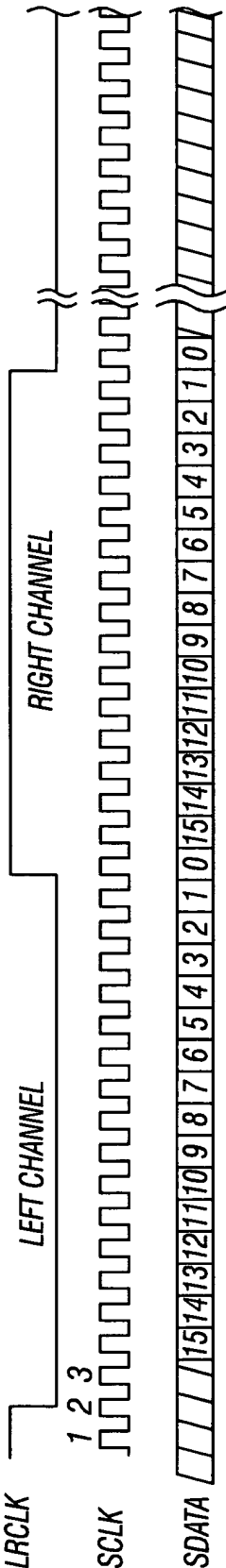
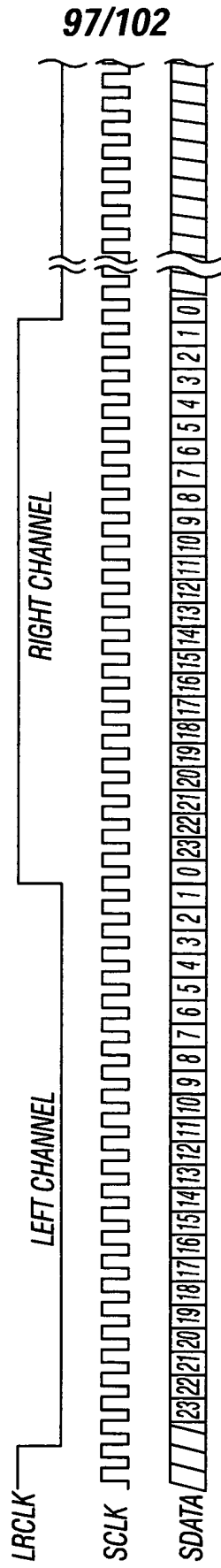


FIG. 79A





**FIG. 79B**

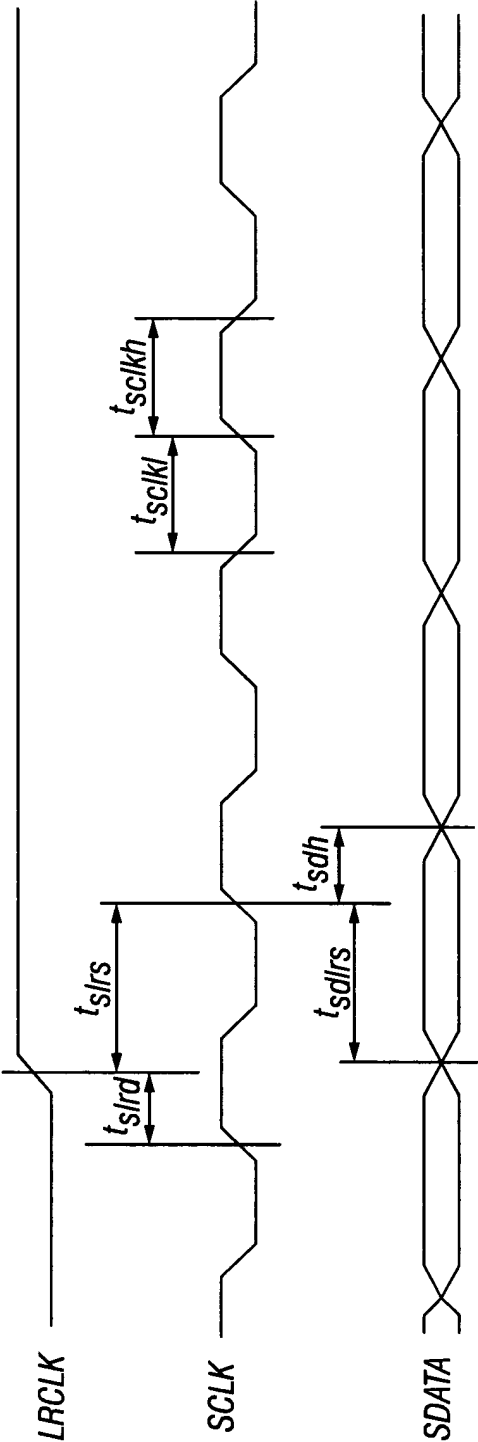


FIG. 80

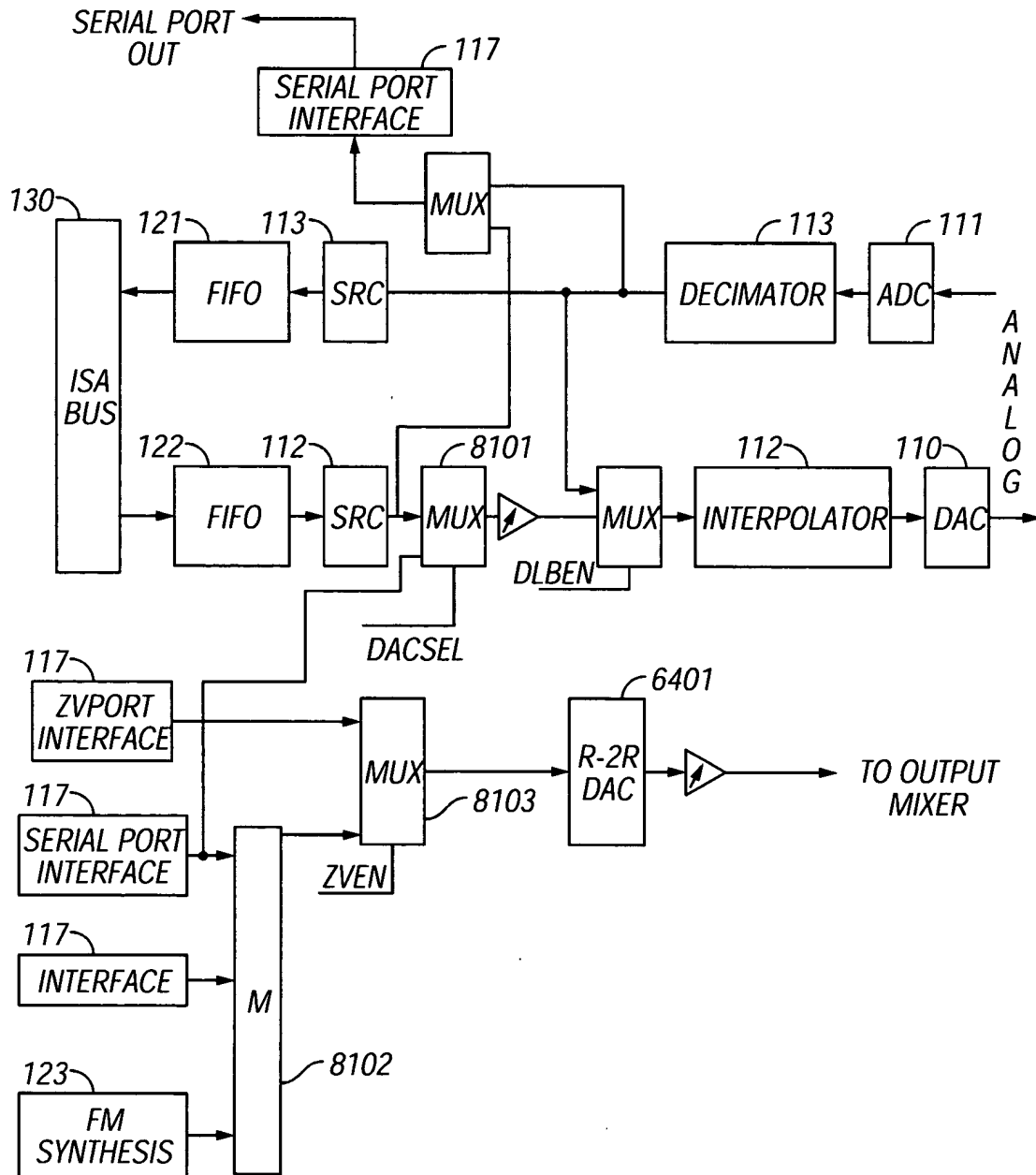


FIG. 81

## 100/102

D7	D6	D5	D4	D3	D2	D1	D0
PAE	RES	AUX1R	3DEN	DSSEL1	ZOH	ZVEN	DLBEN

**FIG. 82**

D7	D6	D5	D4	D3	D2	D1	D0
TEST	TEST	TEST	TEST	APAR	res	XTALE	HPF

**FIG. 83**

D7	D6	D5	D4	D3	D2	D1	D0
res	res	res	res	res	res	res	ACF

**FIG. 84**

D7	D6	D5	D4	D3	D2	D1	D0
MIM	rw	rw	res	MIA3	MIA2	MIA1	MIA0

**FIG. 85**

D7	D6	D5	D4	D3	D2	D1	D0
VCEN	VCF1	SBSP	SBSC	WTEN	VCIE	MCLKDI S	BRESET

**FIG. 86**

## 101/102

D7	D6	D5	D4	D3	D2	D1	D0
PCDINT	Reserved	PKD	CKD	CK2D	VCEN	Reserved	Reserved

**PCDINT** - Polarity of CDROM Interrupt  
Specifies polarity of CDROM interrupt input  
PCDINT 0 = CDROM interrupt is active low.  
PCDINT 1 = CDROM interrupt is active high

**PKD** - Plug and Play Key Disable  
Controls response to the PnP Key Sequence  
PKD 0 = Enable - Part will Respond to PnP Key  
PKD 1 = Disable - Part will NOT Respond to PnP Key

**CKD** - Crystal Key Disable  
Controls response to the Crystal Key Sequence  
CKD 0 = Enable - Part will respond to Crystal Key  
CKD 1 = Disable - Part will NOT Respond to Crystal Key

**CK2D** - Crystal Key 2 Disable  
Controls response to the Crystal Key 2 Sequence  
CKD 0 = Enable - Part will Respond to Crystal Key 2

**FIG. 87**

## 102/102

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>CWSS</i>	<i>ICTRL</i>	<i>ISB</i>	<i>IWSS</i>	<i>IMPU</i>	<i>IWT</i>	<i>IMV</i>	<i>res</i>

**FIG. 88**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>Reserved</i>	<i>Reserved</i>	<i>AUXIR</i>	<i>3DEN</i>	<i>DSSEL1</i>	<i>Reserved</i>	<i>ZVEN</i>	<i>Reserved</i>

**FIG. 89**

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>IRQG3</i>	<i>IRQG2</i>	<i>IRQG1</i>	<i>IRQG0</i>	<i>DMAC3</i>	<i>DMAC2</i>	<i>DMAC1</i>	<i>DMAC0</i>

**FIG. 90**